

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-162980

(43)Date of publication of application : 18.06.1999

(51)Int.Cl.

H01L 21/3205
H01L 21/60
// H01L 21/60

BEST AVAILABLE COPY

(21)Application number : 09-324794

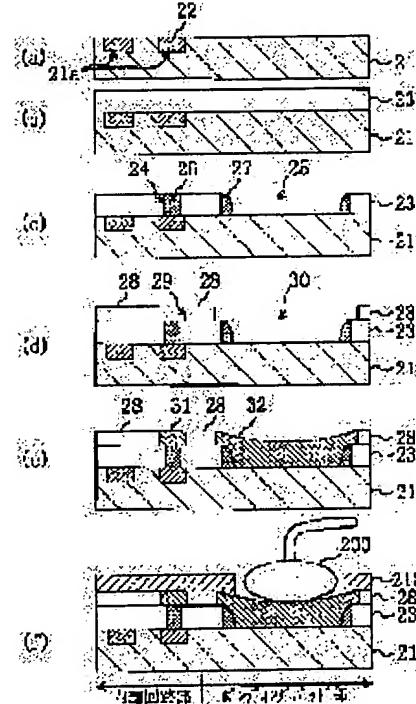
(71)Applicant : MATSUSHITA ELECTRON CORP

(22)Date of filing : 26.11.1997

(72)Inventor : UEHARA TAKASHI
HIRAI TAKEHIRO
NAKAOKA HIROAKI
KANDA AKIHIRO**(54) SEMICONDUCTOR DEVICE AND ITS MANUFACTURE****(57)Abstract:**

PROBLEM TO BE SOLVED: To reduce or compensate influence of dishing of a bonding pad in a semiconductor device having a copper wiring.

SOLUTION: In a method, a semiconductor device containing a process for providing an opening part 30 in a bonding pad forming area of an uppermost layer 28 in a plurality of interlayer insulating films 21, 23 and 28 and forming a bonding pad 32 by burying a conductive material into the opening part 30. An opening part 25 is formed on the interlayer insulating film 23 of a lower layer before the opening part 30 of the uppermost layer 28 is formed and the thickness of the bonding pad 32 is made to be thick.

**LEGAL STATUS**

[Date of request for examination] 13.12.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3544464

[Date of registration] 16.04.2004
[Number of appeal against examiner's decision of rejection]
[Date of requesting appeal against examiner's decision of rejection]
[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-162980

(43)公開日 平成11年(1999)6月18日

(51)Int.CL⁶
H 01 L 21/3205
21/60
H 01 L 21/60

識別記号
H 01 L 21/88
21/60
3 0 1

P I
H 01 L 21/88
21/60 3 0 1 N
21/92 6 0 4 R

検索請求 未請求 請求項の数43 O L (全 17 四)

(21)出願番号 特願平9-324794
(22)出願日 平成9年(1997)11月26日

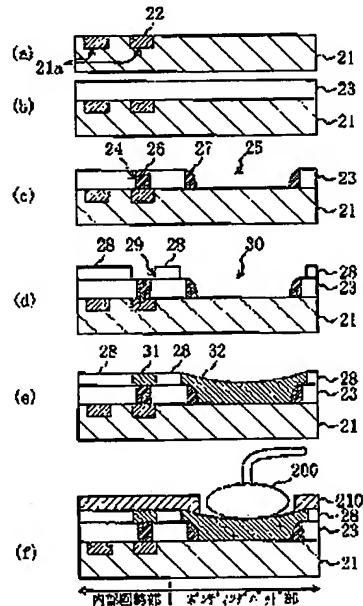
(71)出願人 000005843
松下電子工業株式会社
大阪府高槻市幸町1番1号
(72)発明者 上原 陸
大阪府高槻市幸町1番1号 松下電子工業
株式会社内
(72)発明者 平井 健裕
大阪府高槻市幸町1番1号 松下電子工業
株式会社内
(72)発明者 中岡 弘明
大阪府高槻市幸町1番1号 松下電子工業
株式会社内
(74)代理人 弁理士 前田 弘 (外2名)
最終頁に続く

(54)【発明の名称】 半導体基板およびその製造方法

(57)【要約】

【課題】 銅配線を有する半導体装置において、ポンディングパッドのディッシュイングの影響を低減もしくは補償する。

【解決手段】 様数の層間絶縁膜21、23、28のうちの最上層28のポンディングパッド形成領域に開口部30を設け、開口部30内に導電性材料を埋め込むことによってポンディングパッド32を形成する工程を含む半導体装置の製造方法において、最上層28の開口部30を形成する前に下層の層間絶縁膜23に開口部26を形成しておき、ポンディングパッド32の厚さを厚くする。



(2)

特開平11-162980

2

【特許請求の範囲】

【請求項1】 様数の半導体集積回路素子が形成された基板と、前記半導体集積回路素子を覆うように前記基板上に形成され、表面に溝を有する第1絶縁膜と。

前記第1絶縁膜の前記表面の前記溝内に形成された第1配線と、

前記第1配線を覆うように前記基板上に形成され、ピア開口部を有する第2絶縁膜と、

前記第2絶縁膜の前記ピア開口部内に形成されたピア配線と、

前記第2絶縁膜上に形成され、溝状開口部およびポンディングパッド用開口部を有する第3絶縁膜と、

前記第3絶縁膜の前記溝状開口部内に形成された第2配線と、

前記第3絶縁膜の前記ポンディングパッド用開口部内に形成されたポンディングパッドと、を備えた半導体装置であって、

前記第2絶縁膜は、前記第3絶縁膜の前記ポンディングパッド用開口部の下方に開口部を有し、それによって前記ポンディングパッドが前記第2配線よりも厚くなっていることを特徴とする半導体装置。

【請求項2】 前記ポンディングパッドおよび前記第2配線は、ダマシン法により形成されたものであることを特徴とする請求項1記載の半導体装置。

【請求項3】 前記ポンディングパッドおよび前記第2配線の上面は、研磨加工されていることを特徴とする請求項1記載の半導体装置。

【請求項4】 前記ポンディングパッドおよび前記第2配線は、銅から形成されていることを特徴とする請求項2または3記載の半導体装置。

【請求項5】 前記ポンディングパッド、前記第2配線および前記ピア配線は、デュアルダマシン法により形成されたものであることを特徴とする請求項1記載の半導体装置。

【請求項6】 前記ポンディングパッド、前記第2配線および前記ピア配線は、銅から形成されていることを特徴とする請求項5記載の半導体装置。

【請求項7】 前記ピア配線は、選択成長法により形成されたものであることを特徴とする請求項1から6の何れかに記載の半導体装置。

【請求項8】 前記第1絶縁膜の前記表面は、前記ポンディングパッドの下方に凹部を有しており前記凹部内には、前記第1配線の材料と同じ材料からなる導電層が形成されていることを特徴とする請求項1から7の何れかに記載の半導体装置。

【請求項9】 前記第1絶縁膜の前記凹部のサイズは、前記第2絶縁膜の前記ポンディングパッド用開口部のサイズよりも広いことを特徴とする請求項8記載の半導体装置。

【請求項10】 前記第1絶縁膜の前記凹部の底面には複数の突起が形成されていることを特徴とする請求項8記載の半導体装置。

【請求項11】 前記第1絶縁膜の前記凹部は、複数の溝から形成されていることを特徴とする請求項8記載の半導体装置。

【請求項12】 複数の半導体集積回路素子が形成された基板と、

前記半導体集積回路素子を覆うように前記基板上に形成され、表面に溝を有する第1絶縁膜と、

前記第1絶縁膜の前記表面の前記溝内に形成された第1配線と、

前記第1配線を覆うように前記基板上に形成され、ピア開口部を有する第2絶縁膜と、

前記第2絶縁膜の前記ピア開口部内に形成されたピア配線と、

前記第2絶縁膜上に形成され、溝状開口部を有する第3絶縁膜と、

前記第3絶縁膜の前記溝状開口部内に形成された第2配線と、を備えた半導体装置であって、

更に、前記第3絶縁膜上に形成されたポンディング用金属膜を備え、

前記第3絶縁膜は、前記ポンディング用金属膜の下において、前記第2配線の材料と同じ材料が埋め込まれた、ポンディング用金属膜のための開口部を備えていることを特徴とする半導体装置。

【請求項13】 前記第3絶縁膜の前記ポンディング用金属膜のための開口部に埋め込まれた材料は、前記第2配線の一部に電気的に接続されていることを特徴とする請求項12記載の半導体装置。

【請求項14】 前記第3絶縁膜の前記ポンディング用金属膜のための開口部に埋め込まれた材料は、複数のスリットを有するプレートを形成していることを特徴とする請求項13記載の半導体装置。

【請求項15】 前記第3絶縁膜の前記ポンディング用金属膜のための開口部に埋め込まれた材料は、配線を形成していることを特徴とする請求項13記載の半導体装置。

【請求項16】 前記ポンディング用金属膜のための開口部内に埋め込まれた材料、および前記第2配線は、ダマシン法により形成されたものであることを特徴とする請求項12記載の半導体装置。

【請求項17】 前記ポンディング用金属膜のための開口部内に埋め込まれた材料、および前記第2配線の上面は、研磨加工されていることを特徴とする請求項12記載の半導体装置。

【請求項18】 前記ポンディング用金属膜のための開口部内に埋め込まれた材料、および前記第2配線は、銅から形成されていることを特徴とする請求項16または17記載の半導体装置。

50 17記載の半導体装置。

(3)

特開平11-162980

4

3

【請求項19】 前記ポンディング用金属膜のための開口部内に埋め込まれた材料、前記第2配線および前記ピア配線は、デュアルダマシン法により形成されたものであることを特徴とする請求項12記載の半導体装置。

【請求項20】 前記ポンディング用金属膜のための開口部内に埋め込まれた材料、前記第2配線および前記ピア配線は、銅から形成されていることを特徴とする請求項19記載の半導体装置。

【請求項21】 前記ピア配線は、選択成長法により形成されたものであることを特徴とする請求項12記載の半導体装置。

【請求項22】 前記ポンディング用金属膜は、ポンディングワイヤと合金化しうる材料から形成されていることを特徴とする請求項12記載の半導体装置。

【請求項23】 前記第3絶縁膜上に形成され、前記ポンディング用金属膜が埋め込まれた開口部を有する表面保護膜を更に備えていることを特徴とする請求項12記載の半導体装置。

【請求項24】 複数の半導体集積回路要素が形成された基板上に第1絶縁膜を堆積する第1絶縁膜形成工程と、

前記第1絶縁膜の表面に溝を形成する工程と、

前記第1絶縁膜の前記表面の前記溝内に第1配線を形成する第1配線形成工程と、

前記第1配線を覆うように第2絶縁膜を前記基板上に堆積する第2絶縁膜形成工程と、

前記第2絶縁膜上に第3絶縁膜を堆積する第3絶縁膜堆積工程と、

前記第3絶縁膜に溝状開口部およびポンディングパッド用開口部を形成する工程と、

前記第3絶縁膜の前記溝状開口部内に第2配線を形成し、前記第3絶縁膜の前記ポンディングパッド用開口部内にポンディングパッドを形成する第2配線形成工程と、を包含する備えた半導体装置の製造方法であって、前記第3絶縁膜の堆積前に、前記第3絶縁膜の前記ポンディングパッド用開口部が形成される領域の下方において、前記第2絶縁膜に開口部を形成する工程を包含することを特徴とする半導体装置の製造方法。

【請求項25】 前記第2絶縁膜に開口部を形成する工程は、前記第1配線および前記第2配線を相互接続するピア配線のためのピア開口部を前記第2絶縁膜中に形成する工程を含むことを特徴とする請求項24記載の半導体装置の製造方法。

【請求項26】 前記第3絶縁膜に溝状開口部およびポンディングパッド用開口部を形成した後に、前記第1配線および前記第2配線を相互接続するピア配線のためのピア開口部を前記第2絶縁膜中に形成する工程を含むことを特徴とする請求項24記載の半導体装置の製造方法。

【請求項27】 前記第3絶縁膜の堆積前に、前記ピア

配線となる導電性材料で前記ピア開口部内を埋め込む工程を更に包含することを特徴とする請求項25記載の半導体装置の製造方法。

【請求項28】 前記第2配線工程は、

前記第3絶縁膜上に導電性薄膜を堆積する工程と、

前記導電性薄膜を化学的機械研磨法によって研磨し、それによって前記導電性薄膜で前記第3絶縁膜の前記溝状開口部内および前記ポンディングパッド用開口部内を埋め込む工程と、

を包含することを特徴とする請求項24または25記載の半導体装置の製造方法。

【請求項29】 前記第2配線工程は、

前記第3絶縁膜上に導電性薄膜を堆積する工程と、

前記導電性薄膜を化学的機械研磨法によって研磨し、それによって前記導電性薄膜で前記第3絶縁膜の前記ピア開口部内、前記溝状開口部内および前記ポンディングパッド用開口部内を埋め込む工程を更に包含することを特徴とする請求項25または26記載の半導体装置の製造方法。

【請求項30】 前記第1絶縁膜の表面に溝を形成する工程は、前記ポンディングパッドの下方において、前記第1絶縁膜の前記表面に凹部を形成する工程を包含し、前記第1配線形成工程は、前記第1配線の材料と同じ材料からなる導電層を前記凹部内に設ける工程を包含することを特徴とする請求項24から29の何れかに記載の半導体装置の製造方法。

【請求項31】 前記第1配線形成工程は、

前記第1絶縁膜上に導電性薄膜を堆積する工程と、

前記導電性薄膜を化学的機械研磨法によって研磨し、それによって前記導電性薄膜で前記第1絶縁膜の前記溝内および前記凹部内を埋め込む工程を更に包含することを特徴とする請求項30記載の半導体装置の製造方法。

【請求項32】 前記第1絶縁膜の前記凹部のサイズを、前記第2絶縁膜の前記ポンディングパッド用開口部のサイズよりも広くすることを特徴とする請求項20または31記載の半導体装置。

【請求項33】 前記第1絶縁膜の前記凹部の底面に複数の突起を形成することを特徴とする請求項30または31記載の半導体装置。

【請求項34】 前記第1絶縁膜の前記凹部と前記溝とを接続し、それによって前記第1絶縁膜の前記凹部に埋め込んだ導電層と前記第1配線と接続することを特徴とする請求項30または31記載の半導体装置。

【請求項35】 前記第1絶縁膜の前記凹部を複数の溝から形成することを特徴とする請求項30または31記載の半導体装置。

【請求項36】 複数の半導体集積回路要素が形成された基板上に第1絶縁膜を堆積する第1絶縁膜形成工程と、

前記第1絶縁膜の表面に溝を形成する工程と、

(4)

特開平11-162980

5

前記第1絶縁膜の前記裏面の前記溝内に第1配線を形成する第1配線形成工程と、
前記第1配線を覆うように第2絶縁膜を前記基板上に堆積する第2絶縁膜形成工程と、
前記第2絶縁膜上に第3絶縁膜を堆積する第3絶縁膜堆積工程と、
前記第3絶縁膜に溝状開口部を形成する工程と、
前記第3絶縁膜の前記溝状開口部内に第2配線を形成する第2配線形成工程と、を包含する半導体装置の製造方法であって、
前記第3絶縁膜に溝状開口部を形成する工程は、前記第3絶縁膜にポンディング用金属膜のための開口部を設ける工程を包含し、
前記第2配線形成工程は、前記第3絶縁膜のポンディング用金属膜のための開口部内を前記第2配線の材料と同じ材料で埋め込み、それによって前記開口部内に導電層を形成する工程を包含し、
前記導電層上にポンディング用金属膜を形成する工程を更に包含することを特徴とする半導体装置の製造方法。

【請求項37】 前記第3絶縁膜に堆積前に、前記第1配線および前記第2配線を相互接続するピア配線のためのピア開口部を前記第2絶縁膜中に形成する工程を含むことを特徴とする請求項36記載の半導体装置の製造方法。

【請求項38】 前記第3絶縁膜に溝状開口部およびポンディングパッド用開口部を形成した後に、前記第1配線および前記第2配線を相互接続するピア配線のためのピア開口部を前記第2絶縁膜中に形成する工程を含むことを特徴とする請求項36記載の半導体装置の製造方法。

【請求項39】 前記第3絶縁膜の堆積前に、前記ピア配線となる導電性材料で前記ピア開口部内を埋め込む工程を更に包含することを特徴とする請求項37記載の半導体装置の製造方法。

【請求項40】 前記第2配線工程は、
前記第3絶縁膜上に導電性薄膜を堆積する工程と、
前記導電性薄膜を化学的機械研磨法によって研磨し、それによって前記導電性薄膜で前記第3絶縁膜の前記溝状開口部内および前記ポンディング用金属膜のための開口部内を埋め込む工程と、
を包含することを特徴とする請求項36または37記載の半導体装置の製造方法。

【請求項41】 前記第2配線工程は、
前記第3絶縁膜上に導電性薄膜を堆積する工程と、
前記導電性薄膜を化学的機械研磨法によって研磨し、それによって前記導電性薄膜で前記第3絶縁膜の前記ピア開口部内、前記溝状開口部内および前記ポンディング用金属膜のための開口部内を埋め込む工程を更に包含することを特徴とする請求項37または38記載の半導体装置

6

置の製造方法。

【請求項42】 前記第1配線形成工程は、
前記第1絶縁膜上に導電性薄膜を堆積する工程と、
前記導電性薄膜を化学的機械研磨法によって研磨し、それによって前記導電性薄膜で前記第1絶縁膜の前記溝内を埋め込む工程を包含することを特徴とする請求項36から41の何れかに記載の半導体装置の製造方法。

【請求項43】 前記第3絶縁膜の前記ポンディング用金属膜のための開口部に形成された前記導電層は、複数のスリットを有するプレートを形成していることを特徴とする請求項37から42の何れかに記載の半導体装置の製造方法。

【請求項44】 前記第3絶縁膜の前記ポンディング用金属膜のための開口部に形成された前記導電層は、前記第2配線に接続された配線を形成していることを特徴とする請求項37から42の何れかに記載の半導体装置。

【請求項45】 前記ポンディング用金属膜は、ポンディングワイヤと合金化しうる材料から形成されていることを特徴とする請求項37から44の何れかに記載の半導体装置。

【請求項46】 複数の層間絶縁膜のうちの最上層のポンディングパッド形成領域に開口部を設け、前記開口部内に導電性材料を埋め込むことによってポンディングパッドを形成する工程を含む半導体装置の製造方法であって、

前記最上層の前記開口部の下において、前記最上層の下に位置する層間絶縁膜に他の開口部を形成することを特徴とする半導体装置の製造方法。

【請求項47】 前記他の開口部を形成する前に、前記他の開口部の下に導電層を形成しておくことを特徴とする請求項46に記載の半導体装置の製造方法。

【請求項48】 前記他の開口部を形成する前に、前記他の開口部の下に内部回路に接続された導電層を形成しておき、

前記導電層の材料とは異なる材料から形成されたポンディング用金属膜を前記導電層上に堆積し、それによって前記ポンディングパッドの形成を完了することを特徴とする請求項47に記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、半導体装置及びその製造方法に関し、特に溝配線を有する半導体装置及びその製造方法に関する。

【0002】

【従来の技術】 半導体装置における配線としては、従来よりアルミニウム合金が広く使われている。しかし、アルミ配線はエレクトロマイグレーション(EM)耐性が弱く、配線の微細化が進むにつれて、アルミ配線の信頼性は求められる基準を満足しなくなってきた。そこで、最近、EM耐性が比較的に高い銅が配線材料として用い

(5)

特開平11-162980

8

7

られようとしている。ただし、銅には、そのエッチングが難しいという難点がある。このため、銅薄膜から配線パターンを形成する方法として、反応性ドライエッティング方式に代えて、絶縁膜の表面に溝を形成してから、その溝に銅を埋め込む方式（以下、「ダマシン法」と称する）が主流になると想われている。

【0003】ダマシン法にはシングルダマシン法とデュアルダマシン法がある。以下、図1（a）～（f）を参照しながら、シングルダマシン法を用いた銅配線形成方法の従来例を説明する。

【0004】まず、公知の半導体製造プロセスを経て複数の半導体集積回路素子が形成された半導体基板を用意する。次に、これらの半導体集積回路素子を覆うように半導体基板上に第1絶縁膜を堆積した後、酸化シリコン膜の表面に溝を形成する。この溝を銅で埋めこみ、銅配線を形成する。図1（a）では、簡単化のため、集積回路素子が形成された半導体基板の記載は省略されており、その上に形成された第1絶縁膜11と、第1絶縁膜の表面に形成された溝と、溝を埋め込んだ銅からなる第1配線12とが記載されている。

【0005】次に、図1（b）に示すように、第1絶縁膜11上に第2絶縁膜13を堆積した後、図1（c）に示すように、第2絶縁膜13中にピア開口部14を形成し、ピア開口部14をタングステンによって完全に埋め込む。

【0006】次に、図1（d）に示すように、第2絶縁膜13上に第3絶縁膜16を堆積した後、第3絶縁膜16中に溝状開口部17およびポンディングパッド用開口部18を形成する。ポンディングパッド用開口部18のサイズは、例えば約100μm×約100μmに設定される。

【0007】次に、図1（e）に示すように、第3絶縁膜16中の溝状開口部17およびポンディングパッド用開口部18を埋め込むようにして銅薄膜を堆積した後、化学的機械研磨法（CMP法）またはエッチバック法にて銅薄膜の不要部分を除去し、溝状開口部17およびポンディングパッド用開口部18の内部のみに銅を残す。

【0008】図1（f）に示すように、第3絶縁膜16上に表面保護膜110を形成した後、ポンディングパッド19上に開口部を設ける。その後、ワイヤーボンディング工程によって、ポンディングワイヤ200の先端部分をポンディングパッド19上に配置する。

【0009】このようなダマシン法を用いた溝配線形成によれば、ドライエッティングによる加工が難しい材料（例えば銅）を用いて配線を形成することができる。

【0010】

【発明が解決しようとする課題】しかしながら、従来の製造方法によれば、CMP法やエッチバック法によって銅薄膜の不要部分を除去する工程で、ポンディングパッド19が極めて薄くなり、極端な場合、部分的に消失す

るという現象が見られる。このような現象はディッシュティングと呼ばれ、ポンディングパッド19を介した内部回路とポンディングワイヤ200との電気的接続を不良化するおそれがある。また、銅は金との合金化が困難な材料であるため、ポンディングパッド19が銅から形成される場合、通常のワイヤーボンディング組み立て工程で用いられているポンディング用金ワイヤーを使用できないという問題が生じ、新たなポンディング用ワイヤを開発することが必要になる。

10 【0011】本発明は上記課題に鑑みてなされたものであり、その目的とするところは、ダマシン法を用いて溝配線を形成する工程を含しながら、CMP等によるポンディングパッドのディッシュティング問題を解決できる半導体装置およびその製造方法を提供するものである。本発明の他の目的は、ダマシン法を用いて溝配線を形成する工程を含しながら、従来のワイヤーボンディング技術を適用できる半導体装置およびその製造方法を提供するものである。

【0012】

20 【課題を解決するための手段】本発明の半導体装置は、複数の半導体集積回路素子が形成された基板と、前記半導体集積回路素子を覆うように前記基板上に形成され、表面に溝を有する第1絶縁膜と、前記第1絶縁膜の前記表面の前記溝内に形成された第1配線と、前記第1配線を覆うように前記基板上に形成され、ピア開口部を有する第2絶縁膜と、前記第2絶縁膜の前記ピア開口部内に形成されたピア配線と、前記第2絶縁膜上に形成され、溝状開口部およびポンディングパッド用開口部を有する第3絶縁膜と、前記第3絶縁膜の前記溝状開口部内に形成された第2配線と、前記第3絶縁膜の前記ポンディングパッド用開口部内に形成されたポンディングパッドと備えた半導体装置であって、前記第2絶縁膜は、前記第3絶縁膜の前記ポンディングパッド用開口部の下方に開口部を有し、それによって前記ポンディングパッドが前記第2配線よりも厚くなっている。

【0013】前記ポンディングパッドおよび前記第2配線は、ダマシン法により形成されたものであることが好ましい。

【0014】前記ポンディングパッドおよび前記第2配線の上面は、研磨加工されていることが好ましい。

【0015】前記ポンディングパッドおよび前記第2配線は、銅から形成されていていることが好ましい。

【0016】前記ポンディングパッド、前記第2配線および前記ピア配線は、デュアルダマシン法により形成されたものであってもよい。

【0017】前記ポンディングパッド、前記第2配線および前記ピア配線は、銅から形成されていることが好ましい。

【0018】前記ピア配線は、選択成長法により形成されたものであってもよい。

50

(5)

特開平11-162980

10

9

【0019】前記第1絶縁膜の前記表面は、前記ボンディングパットの下方に凹部を有しており、前記凹部内には、前記第1配線の材料と同じ材料からなる導電層が形成されていることが好ましい。

【0020】前記第1絶縁膜の前記凹部のサイズは、前記第2絶縁膜の前記ボンディングパット用開口部のサイズよりも広くてもよい。

【0021】前記第1絶縁膜の前記凹部の底面には複数の突起が形成されていてもよい。前記第1絶縁膜の前記凹部は、複数の溝から形成されていてもよい。本発明の他の半導体装置は、複数の半導体集積回路素子が形成された基板と、前記半導体集積回路素子を覆うように前記基板上に形成され、表面に溝を有する第1絶縁膜と、前記第1絶縁膜の前記表面の前記溝内に形成された第1配線と、前記第1配線を覆うように前記基板上に形成され、ピア開口部を有する第2絶縁膜と、前記第2絶縁膜の前記ピア開口部内に形成されたピア配線と、前記第2絶縁膜上に形成され、溝状開口部を有する第3絶縁膜と、前記第3絶縁膜の前記溝状開口部内に形成された第2配線とを備えた半導体装置であって、更に、前記第3絶縁膜上に形成されたボンディング用金属膜を備え、前記第3絶縁膜は、前記ボンディング用金属膜の下において、前記第2配線の材料と同じ材料が埋め込まれた、ボンディング用金属膜のための開口部を備えている。

【0022】前記第3絶縁膜の前記ボンディング用金属膜のための開口部に埋め込まれた材料は、前記第2配線の一部に電気的に接続されていることが好ましい。

【0023】前記第3絶縁膜の前記ボンディング用金属膜のための開口部に埋め込まれた材料は、複数のスリットを有するプレートを形成していてもよい。

【0024】前記第3絶縁膜の前記ボンディング用金属膜のための開口部に埋め込まれた材料は、配線を形成していてもよい。

【0025】前記ボンディング用金属膜のための開口部内に埋め込まれた材料、および前記第2配線は、ダマシング法により形成されたものであることが好ましい。

【0026】前記ボンディング用金属膜のための開口部内に埋め込まれた材料、および前記第2配線の上面は、研磨加工されていることが好ましい。

【0027】前記ボンディング用金属膜のための開口部内に埋め込まれた材料、および前記第2配線は、銅から形成されていることが好ましい。

【0028】前記ボンディング用金属膜のための開口部内に埋め込まれた材料、前記第2配線および前記ピア配線は、デュアルダマシング法により形成されていてもよい。

【0029】前記ボンディング用金属膜のための開口部内に埋め込まれた材料、前記第2配線および前記ピア配線は、銅から形成されていることが好ましい。

【0030】前記ピア配線は、選択成長法により形成されたものであってもよい。

10

【0031】前記ボンディング用金属膜は、ボンディングワイヤと合金化しうる材料から形成されていることが好ましい。

【0032】前記第3絶縁膜上に形成され、前記ボンディング用金属膜が埋め込まれた開口部を有する表面保護膜を更に備えていることが好ましい。

10

【0033】本発明の半導体装置の製造方法は、複数の半導体集積回路素子が形成された基板上に第1絶縁膜を堆積する第1絶縁膜形成工程と、前記第1絶縁膜の表面に溝を形成する工程と、前記第1絶縁膜の前記表面の前記溝内に第1配線を形成する第1配線形成工程と、前記第1配線を覆うように第2絶縁膜を前記基板上に堆積する第2絶縁膜形成工程と、前記第2絶縁膜上に第3絶縁膜を堆積する第3絶縁膜堆積工程と、前記第3絶縁膜に溝状開口部およびボンディングパット用開口部を形成する工程と、前記第3絶縁膜の前記溝状開口部内に第2配線を形成し、前記第3絶縁膜の前記ボンディングパット用開口部内にボンディングパットを形成する第2配線形成工程とを包含する備えた半導体装置の製造方法であって、前記第3絶縁膜の堆積前に、前記第3絶縁膜の前記ボンディングパット用開口部が形成される領域の下方において、前記第2絶縁膜に開口部を形成する工程を包含する。

20

【0034】前記第2絶縁膜に開口部を形成する工程は、前記第1配線および前記第2配線を相互接続するピア配線のためのピア開口部を前記第2絶縁膜中に形成する工程を含んでいてもよい。

30

【0035】前記第3絶縁膜に溝状開口部およびボンディングパット用開口部を形成する工程の後に、前記第1配線および前記第2配線を相互接続するピア配線のためのピア開口部を前記第2絶縁膜中に形成する工程を含むようにしてよい。

30

【0036】前記第3絶縁膜の堆積前に、前記ピア配線となる導電性材料で前記ピア開口部内を埋め込む工程を更に包含していてもよい。

40

【0037】前記第2配線工程は、前記第3絶縁膜上に導電性薄膜を堆積する工程と、前記導電性薄膜を化学的機械研磨法によって研磨し、それによって前記導電性薄膜で前記第3絶縁膜の前記溝状開口部内および前記ボンディングパット用開口部内を埋め込む工程とを包含していてもよい。

40

【0038】前記第2配線工程は、前記第3絶縁膜上に導電性薄膜を堆積する工程と、前記導電性薄膜を化学的機械研磨法によって研磨し、それによって前記導電性薄膜で前記第3絶縁膜の前記ピア開口部内、前記溝状開口部内および前記ボンディングパット用開口部内を埋め込む工程を更に包含していてもよい。

50

【0039】前記第1絶縁膜の表面に溝を形成する工程は、前記ボンディングパットの下方において、前記第1絶縁膜の前記表面に凹部を形成する工程を包含し、前記

(7)

特開平11-162980

11

第1配線形成工程は、前記第1配線の材料と同じ材料からなる導電層を前記凹部内に設ける工程を包含することが好ましい。

【0040】前記第1配線形成工程は、前記第1絶縁膜上に導電性薄膜を堆積する工程と、前記導電性薄膜を化学的機械研磨法によって研磨し、それによって前記導電性薄膜で前記第1絶縁膜の前記溝内および前記凹部内を埋め込む工程を更に包含することが好ましい。

【0041】前記第1絶縁膜の前記凹部のサイズを、前記第2絶縁膜の前記ポンディングパッド用開口部のサイズよりも広くしてもよい。

【0042】前記第1絶縁膜の前記凹部の底面に複数の突起を形成してもよい。前記第1絶縁膜の前記凹部と前記溝とを接続し、それによって前記第1絶縁膜の前記凹部に埋め込んだ導電層と前記第1配線と接続してもよい。

【0043】前記第1絶縁膜の前記凹部を複数の溝から形成してもよい。

【0044】本発明の他の半導体装置の製造方法は、複数の半導体集積回路素子が形成された基板上に第1絶縁膜を堆積する第1絶縁膜形成工程と、前記第1絶縁膜の表面に溝を形成する工程と、前記第1絶縁膜の前記表面の前記溝内に第1配線を形成する第1配線形成工程と、前記第1配線を覆うように第2絶縁膜を前記基板上に堆積する第2絶縁膜形成工程と、前記第2絶縁膜上に第3絶縁膜を堆積する第3絶縁膜堆積工程と、前記第3絶縁膜に溝状開口部を形成する工程と、前記第3絶縁膜の前記溝状開口部内に第2配線を形成する第2配線形成工程とを包含する半導体装置の製造方法であって、前記第3絶縁膜に溝状開口部を形成する工程は、前記第3絶縁膜にポンディング用金属膜のための開口部を設ける工程を包含し、前記第2配線形成工程は、前記第3絶縁膜のポンディング用金属膜のための開口部内を前記第2配線の材料と同じ材料で埋め込み、それによって前記開口部内に導電層を形成する工程を包含し、前記導電層上にポンディング用金属膜を形成する工程を更に包含している。

【0045】前記第3絶縁膜に堆積前に、前記第1配線および前記第2配線を相互接続するピア配線のためのピア開口部を前記第2絶縁膜中に形成する工程を含むようにしてもよい。

【0046】前記第3絶縁膜に溝状開口部およびポンディング用金属膜のための開口部を形成する工程の後に、前記第1配線および前記第2配線を相互接続するピア配線のためのピア開口部を前記第2絶縁膜中に形成する工程を含むようにしてもよい。

【0047】前記第3絶縁膜の堆積前に、前記ピア配線となる導電性材料で前記ピア開口部内を埋め込む工程を更に包含してもよい。

【0048】前記第2配線工程は、前記第3絶縁膜上に導電性薄膜を堆積する工程と、前記導電性薄膜を化学的

10

12

機械研磨法によって研磨し、それによって前記導電性薄膜で前記第3絶縁膜の前記溝状開口部内および前記ポンディング用金属膜のための開口部内を埋め込む工程とを包含するしてもよい。

【0049】前記第2配線工程は、前記第3絶縁膜上に導電性薄膜を堆積する工程と、前記導電性薄膜を化学的機械研磨法によって研磨し、それによって前記導電性薄膜で前記第3絶縁膜の前記ピア開口部内、前記溝状開口部内および前記ポンディング用金属膜のための開口部内を埋め込む工程を更に包含してもよい。

【0050】前記第1配線形成工程は、前記第1絶縁膜上に導電性薄膜を堆積する工程と、前記導電性薄膜を化学的機械研磨法によって研磨し、それによって前記導電性薄膜で前記第1絶縁膜の前記溝内を埋め込む工程を包含してもよい。

【0051】前記第3絶縁膜の前記ポンディング用金属膜のための開口部に形成された前記導電層は、複数のスリットを有するプレートを形成してもよい。

【0052】前記第3絶縁膜の前記ポンディング用金属膜のための開口部に形成された前記導電層は、前記第2配線に接続された配線を形成してもよい。

【0053】前記ポンディング用金属膜は、ポンディングワイヤと合金化する材料から形成されていることが好ましい。

【0054】本発明の更に他の半導体装置の製造方法は、複数の層間絶縁膜のうちの最上層のポンディングパッド形成領域に開口部を設け、前記開口部内に導電性材料を埋め込むことによってポンディングパッドを形成する工程を含む半導体装置の製造方法であって、前記最上層の前記開口部の下において、前記最上層の下に位置する層間絶縁膜に他の開口部を形成する。

【0055】前記他の開口部を形成する前に、前記他の開口部の下に導電層を形成しておくことが好ましい。

【0056】前記他の開口部を形成する前に、前記他の開口部の下に内部回路に接続された導電層を形成しておき、前記導電層の材料とは異なる材料から形成されたポンディング用金属膜を前記導電層上に堆積し、それによって前記ポンディングパッドの形成を完了するようにしてもよい。

【0057】

【発明の実施形態】以下、本発明の実施形態を図面に基づいて説明する。

(第1実施形態)まず、公知の半導体製造プロセスを経て複数の半導体集積回路素子が形成された半導体基板を用意する。次に、これらの半導体集積回路素子を覆うように半導体基板上に第1絶縁膜を堆積した後、酸化シリコン膜の表面に溝を形成する。この溝を銅で埋め込み、銅配線を形成する。

【0058】図2(a)は、この段階における半導体基板の、本願発明に関わる部分の断面を示している。図2

(3)

特開平11-162980

13

(a) では、簡単化のため、集積回路素子が形成された半導体基板の記載は省略されており、その上に形成された第1絶縁膜21と、第1絶縁膜21の表面に形成された溝21aと、溝を埋め込んだ銅からなる第1配線22とが記載されている。本願明細書において、第1絶縁膜21は、図示されている層間絶縁膜のうちの最も低いレベルに位置するように描かれているが、第1絶縁膜21は、半導体基板上に形成された多層の層間絶縁膜のうちの、あるレベルの層間絶縁膜に対応しており、必ずしも最下層の層間絶縁膜に対応しているわけではない。また、本願明細書で第1配線と称する配線の下方に、現実には不図示の他の配線層が存在していることは言うまでもない。

【0059】第1絶縁膜21は、例えば、プラズマCVD法によって堆積されたSiO₂膜から形成されている。第1絶縁膜21の厚さは、典型的には、約800nmから約2μmの範囲内に設定される。

【0060】第1絶縁膜21の表面に溝21aを形成する方法は、ドライエッチングにより実行される。溝21aの深さを均一するには、第1絶縁膜21を複数層の絶縁膜から構成し、溝21aの底面のレベルにエッチング停止層として機能する層（例えば、厚さ50nmのSiN層）を挿入しておくことが好ましい。溝21aの深さは、例えば、300～600nmである。

【0061】溝21aが形成された第1絶縁膜21上に、銅薄膜を例えばプランケットCVD法で堆積し、溝21a内を完全に銅で埋め込む。この後、公知の化学機械的研磨法（CMP法）を用いて、銅薄膜の表面を研磨加工し、銅薄膜の不規則部分を除去する。こうして、図2(a)に示されるように、溝21a内にのみ銅を残し、それによって、銅からなる第1配線22の形成が完了する。第2配線22のパターンは、溝21aのパターンによって決まる。なお、化学機械的研磨法（CMP法）の代わりにエッチング法を用いても良い。

【0062】次に、図2(b)に示すように、第1絶縁膜21上に第2絶縁膜23を堆積する。この第2絶縁膜23も、第1絶縁膜21と同様に、プラズマCVD法によってSiO₂膜を堆積することによって得られる。第2絶縁膜23の典型的な厚さは、例えば約1.0μmである。

【0063】次に、図2(c)に示すように、第2絶縁膜23中にピア開口部24、およびピア開口部24よりもサイズの大きな開口部25を形成する。開口部25は、後の工程でポンディングパッドが形成される領域に設けられる。これらの開口部24および25は、通常のフォトリソグラフィ技術およびエッチング技術を用いて形成される。本実施形態におけるピア開口部24のサイズは約0.2μm×0.2μmであり、開口部25のサイズは約90μm×約90μmである。次に、プランケットCVD法を用いて、ピア開口部24およびポンディ

14

ングパッド用開口部25を埋め込むようにタンゲスタン膜を第2絶縁膜23上に堆積した後、タンゲスタン膜を表面からエッチャックする。こうして、図2(c)に示すように、ピア開口部24がタンゲスタンによって完全に埋め込まれるとともに、ポンディングパッド用開口部25内のタンゲスタンの大部分は除去される。ポンディングパッド用開口部25の側壁には、タンゲスタンの一部27が残存する。なお、タンゲスタン膜の成長は、選択成長法を用いて行っても良い。

【0064】次に、図2(d)に示すように、第2絶縁膜23上に第3絶縁膜28を堆積した後、第3絶縁膜28中に溝状開口部29およびポンディングパッド用開口部30を形成する。第3絶縁膜28も、他の絶縁膜21および23と同様に、プラズマCVD法によってSiO₂膜を堆積することによって得られる。第3絶縁膜28の典型的な厚さは、例えば約0.5μmである。本実施形態における溝状開口部29の幅は約0.2μmであり、ポンディングパッド用開口部30のサイズは約100μm×約100μmである。ポンディングパッド用開口部30は、その下の開口部25と完全にオーバーラップするように形成される。

【0065】次に、例えばプランケットCVD法で銅薄膜を第3絶縁膜28上に堆積し、溝状開口部29およびポンディングパッド用開口部30の内部を完全に銅で埋め込む。この後、公知のCMP法を用いて、銅薄膜の表面を研磨加工し、銅薄膜の不要部分を除去する。こうして、図2(e)に示されるように、溝状開口部29およびポンディングパッド用開口部30内にのみ銅を残し、それによって、銅からなる第2配線31およびポンディングパッド32の形成を完了する。このCMP法による研磨加工で、面積の比較的大いポンディングパッド用開口部30内に銅の表面は過度に研磨され、ディッシュティング現象が生じる。その結果、図2(e)に示されるように、ポンディングパッド32の表面はくぼみ、そこには凹部が形成される。しかしながら、ポンディングパッド用開口部30の下方において第2絶縁膜23が開口部25を有しているため、その部分に充分な量の銅が埋め込まれており、それによってポンディングパッド32は第2配線31よりも厚くなっている。ポンディングパッド32の厚さは、中央部においても、1.2μm程度はあり、開口部25を設けない場合よりも、約1μm程度（第3絶縁膜の厚さ程度）は厚くなっている。

【0066】次に、図2(f)に示すように、第3絶縁膜28上に表面保護膜を形成した後、ポンディングパッド32上に開口部を設ける。その後、ワイヤーボンディング工程によって、ポンディングワイヤ200の先端部分をポンディングパッド32上に配置する。

【0067】図3(a)から(c)を参照しながら、上記製造方法の途中の工程段階における各要素の平面レイアウトの一例を簡単に説明する。

(9)

特開平11-162980

15

【0068】まず、図3(a)に示されるように、銅からなる第1配線22が第1絶縁膜上に形成される。次に、第2絶縁膜が堆積された後、図3(b)に示されるように、第2絶縁膜中にピア開口部24および開口部25が形成される。この後、第3絶縁膜を堆積し、図3(c)に示されるように、第3絶縁膜中に溝状開口部29とポンディングパッド用開口部30とを形成した後、銅で溝状開口部29およびポンディングパッド用開口部30を埋め込み、第2配線31およびポンディングパッド32を同時に形成する。図3(c)からわかるように、ポンディングパッド32は、第2配線31および第1配線22と電気的に接続されており、これらの配線を介して不図示の内部回路と導通する。

【0069】このように本実施形態によれば、第2絶縁膜23が第3絶縁膜28のポンディングパッド用開口部30の下方に開口部25を有し、それによってポンディングパッド32が第2配線31よりも厚くなっている。このため、ダマシング法によって第2配線31およびポンディングパッド32を同時に形成しても、ディッシュイングによってポンディングパッド32の厚さが著しく低減するという問題は生じない。

【0070】なお、本実施形態では、シングルダマシング法によって第2配線31およびポンディングパッド32を形成しているが、デュアルダマシング法によってピア配線26、第2配線31およびポンディングパッド32を同時に形成してもよい。また、シングルダマシング法を用いる場合、本実施形態のように、ピア開口部24の形成後に溝状開口部29を設ける代わりに、溝状開口部29の形成後にピア開口部24を設けてもよい。

【0071】(第2実施形態) 図4(a)および(b)ならびに図5(a)から(c)を参照しながら、本発明の第2実施形態を説明する。

【0072】本実施形態では、図4(a)に示すように、第1絶縁膜21の表面において、ポンディングパッド32が設けられるべき領域に凹部21りが形成される。この凹部21りは、第1配線22のための溝状凹部21aの形成と同時に同様の方法で形成される。凹部21bの形成後、第1配線22のための導電層が第1絶縁膜21の表面を覆うように形成され、その後、前述したようにCMP等によって第2配線22が形成されるとともに、凹部21b内にも導電層222が埋め込まれる。ただし、凹部21b内に埋め込まれた導電層222は、ディッシュイングによって中央部が周辺部よりも薄くなる。

【0073】図5(a)は、第1配線22および導電層222の平面レイアウトを示している。第1配線22および導電層222を形成した後、これらを覆うように第2絶縁膜23が形成され、図5(b)に示されるように、第2絶縁膜23中にピア開口部24および開口部25が形成される。この後、第3絶縁膜を堆積し、図5(c)

10

16

に示されるように、第3絶縁膜中に溝状開口部29とポンディングパッド用開口部30を形成する。次に、銅で溝状開口部29およびポンディングパッド用開口部30を埋め込み、第2配線31およびポンディングパッド32を同時に形成する。

15

【0074】図4(b)は、第2配線31とポンディングパッド32を形成した段階での装置の断面を示している。ポンディングパッド32の下方に凹部21bが形成されており、ポンディングパッド32は凹部21b内の導電層222と接触している。この凹部21bのサイズは、第2絶縁膜23に設けられたポンディングパッド用開口部25のサイズよりも大きくなるように形成されている。

20

【0075】本実施形態では、第2絶縁膜23中にポンディングパッド用開口部25を形成するためのエッチング工程を行う際、第1絶縁膜21の表面に形成された導電層222がエッチングストップとして機能する。このため、ポンディングパッド用開口部25を形成する工程で、第1絶縁膜21の表面が過剰にエッチングされることを防止され、ポンディングパッド用開口部25の深さが再現性良く制御される。また、導電層222の存在によってポンディングパッド32と第1絶縁膜21との間の密着性が向上する利点もある。なお、導電層222が設けられていない場合において、第1絶縁膜21が過剰にエッチングされてしまうと、下層の配線(不図示)とポンディングパッド32とが短絡するおそれがある。

30

【0076】なお、第1絶縁膜の表面に設ける凹部21りのサイズを、第2絶縁膜23に設けるポンディングパッド用開口部25のサイズよりも小さくした場合、エッチングストップとして機能する導電層222の面積が相対的に小さくなり、第1絶縁膜21の表面の一部が過剰にエッチングされる可能性がある。しかしながら、ポンディングパッド用開口部25を形成すべき領域内に導電層222を設けていれば、そのサイズがポンディングパッド用開口部25のサイズよりも幾分小さくとも、第1絶縁膜21のエッチング防止機能を充分に果たすことは可能であり、また、ポンディングパッド32と第1絶縁膜21との間の密着性向上という効果も充分に得られる。

40

【0077】(第3実施形態) 図6(a)および(b)ならびに図7(a)から(c)を参照しながら、本発明の第3実施形態を説明する。

50

【0078】本実施形態では、図6(a)に示すように、第1絶縁膜21の表面において、ポンディングパッド32が設けられるべき領域に、底面に複数の突起が形成された凹部21cが形成される。この凹部21cは、第1配線22のための溝状凹部21aの形成と同時に同様の方法で形成される。凹部21cの形成後、第1配線22のための導電層が第1絶縁膜21の表面を覆うようになに形成され、その後、前述したようにCMPによって第2配線22が形成される。

(10)

特開平11-162980

17

2配線22が形成されるとともに、凹部21c内にも導電層222が埋め込まれる。凹部21c内に埋め込まれた導電層222は、ディッシュニングによって薄膜化するおそれはない。

【0079】図7(a)は、第1配線22および導電層222の平面レイアウトを示している。導電層222は、底面に複数の突起が形成された凹部21cに埋め込まれており、その結果、複数のスリット開口部を有するプレート形状を示している。第1配線22および導電層222を形成した後、これらを覆うように第2絶縁膜23が形成され、図7(b)に示されのように、第2絶縁膜23中にピア開口部24および開口部25が形成される。この後、第3絶縁膜を堆積し、図7(c)に示されるように、第3絶縁膜中に溝状開口部29とボンディングパッド用開口部30を形成する。次に、銅で溝状開口部29およびボンディングパッド用開口部30を埋め込み、第2配線31およびボンディングパッド32を同時に形成する。

【0080】図6(b)は、第2配線31とボンディングパッド32を形成した段階での装置の断面を示している。ボンディングパッド32の下方に凹部21cが形成されており、ボンディングパッド32は凹部21c内の導電層222と接触している。

【0081】本実施形態では、第2絶縁膜23中にボンディングパッド用開口部25を形成するためのエッチング工程を行う際、第1絶縁膜21の表面に形成された導電層222がエッチングストップとして機能する。このため、ボンディングパッド用開口部25を形成する工程で、第1絶縁膜21の表面が過剰にエッチングされることがある程度は防止され、ボンディングパッド用開口部25の深さが再現性良く制御される。また、導電層222の存在によってボンディングパッド32と第1絶縁膜21との間の密着性も向上する。

【0082】図8(a)から(c)を参照しながら、導電層222の平面形状の他の様相を説明する。

【0083】図8(a)の場合、導電層222はマトリクス状に配置された複数の小さな開口部を有している。図8(b)の場合、導電層222は第1配線22と直接に接続されたプレート形状を有している。図8(c)の場合、導電層222は、複数のアイランドに分離されている。

【0084】これらのいずれの場合も、導電層222は、エッチングストップとして機能するとともに、ボンディングパッド32と第1絶縁膜21とのあいだの密着性を向上させる機能を発揮する。また、図8(b)の場合、ボンディングパッド32と他の配線との接続抵抗を低減する効果も發揮する。

【0085】(第4実施形態)図9(a)から(f)および図10(a)から(d)を参照しながら、本発明の第4の実施形態を説明する。

18

【0086】まず、公知の半導体製造プロセスを経て複数の半導体集積回路素子が形成された半導体基板を用意する。次に、これらの半導体集積回路素子を覆うように半導体基板上に第1絶縁膜を堆積した後、酸化シリコン膜の表面に溝を形成する。この溝を銅で埋め込み、銅配線を形成する。

【0087】図9(a)は、この段階における半導体基板の、本願発明に関わる部分の断面を示している。図9(a)では、簡単化のため、集積回路素子が形成された半導体基板の記載は省略されており、その上に形成された第1絶縁膜21と、第1絶縁膜の表面に形成された溝21aと、溝を埋め込んだ銅からなる第1配線22とが記載されている。本願明細書において、第1絶縁膜21は、図示されている層間絶縁膜のうちの最も低いレベルに位置するように描かれているが、第1絶縁膜21は、半導体基板上に形成された多層の層間絶縁膜のうちの、あるレベルの層間絶縁膜に対応しており、必ずしも最下層の層間絶縁膜に対応しているわけではない。

【0088】第1絶縁膜21は、例えば、プラズマCVD法によって堆積されたSiO₂膜から形成されている。第1絶縁膜21の厚さは、典型的には、約80nmから約2μmの範囲内に設定される。

【0089】第1絶縁膜21の表面に溝21aを形成する方法は、ドライエッチングにより実行される。溝21aの深さを均一にするには、第1絶縁膜21を複数層の絶縁膜から構成し、溝21aの底面のレベルにエッチング停止層として機能する層(例えば、厚さ50nmのSiN層)を挿入しておくことが好ましい。

【0090】溝21aが形成された第1絶縁膜21上に、銅薄膜を例えばプランケットCVD法で堆積し、溝21a内を完全に銅で埋め込む。この後、公知のCMP法を用いて、銅薄膜の表面を研磨加工し、銅薄膜の不要部分を除去する。こうして、図9(a)に示されるように、溝21a内にのみ銅を残し、それによって、銅からなる第1配線22の形成が完了する。第2配線22のパターンは、溝21aのパターンによって決まる。

【0091】次に、図9(b)に示すように、第1絶縁膜21上に第2絶縁膜23を堆積した後、第2絶縁膜23中にピア開口部24を形成する。第2絶縁膜23も、第1絶縁膜21と同様に、プラズマCVD法によってSiO₂膜を堆積することによって得られる。第2絶縁膜23の典型的な厚さは、約1.0μmである。ピア開口部24は、通常のフォトリソグラフィ技術およびエッチング技術を用いて形成される。本実施形態におけるピア開口部24のサイズは約0.2μm×0.2μmである。次に、プランケットCVD法を用いて、ピア開口部24を埋め込むようにタンゲステン膜を第2絶縁膜23上に堆積した後、タンゲステン膜を表面からエッチングする。こうして、ピア開口部24がタンゲステンによって完全に埋め込まれる。タンゲステン膜の成長は選択

(11)

特開平11-162980

19

成長法によって行っても良い。

【0092】図9(c)に示すように、第2絶縁膜23上に第3絶縁膜28を堆積した後、第3絶縁膜28中に溝状開口部29およびポンディング金層用開口部30を形成する。第3絶縁膜28も、他の絶縁膜21および23と同様に、プラズマCVD法によってSiO₂膜を堆積することによって得られる。第3絶縁膜28の典型的な厚さは、約0.5μmである。本実施形態における溝状開口部29の幅は約0.2μmであり、ポンディング金層用開口部30のサイズは約100μm×約100μmである。

【0093】次に、第3絶縁膜28上に、銅薄膜を例えばブランケットCVD法で堆積し、溝状開口部29およびポンディング金層用開口部30の内部を完全に銅で埋め込む。この後、公知のCMP法を用いて、銅薄膜の表面を研磨加工し、銅薄膜の不要部分を除去する。こうして、図9(d)に示されるように、溝状開口部29およびポンディング金層用開口部30内にのみ銅を残し、第2配線231および導電層232を形成する。このCMP法による研磨加工で、面積の比較的広いポンディング金層用開口部30内に設けられた導電層232の表面は過度に研磨され、ディッシュニング現象が生じる。

【0094】次に、図9(e)に示されるように、開口部211を有する表面保護膜210を形成し、その開口部211内にポンディング用金層膜100を設ける。ポンディング用金層膜100は、第3絶縁膜28内に埋め込まれた導電層232に接触している。このポンディング用金層膜100の形成も、金層薄膜の堆積工程およびCMP工程によって実行できる。ポンディング用金層膜100にもディッシュニング現象は生じるが、表面保護膜210を厚く形成することによって、ポンディング用金層膜100のディッシュニング問題は実質的に解消できる。なお、ピアを形成する必要のある層間絶縁膜については、その厚さを表面保護膜のように厚くすることはできないので、層間絶縁膜の厚さを単純に増加させることによってディッシュニング問題を解決する方法は採用できない。

【0095】次に、図9(f)に示されるように、その後、ワイヤーボンディング工程によって、ポンディングワイヤ200の先端部分をポンディング用金層膜100上に配置する。

【0096】図10(a)から(c)を参照しながら、上記製造方法の途中の工程段階における各要素の平面レイアウトの一例を簡単に説明する。

【0097】まず、図10(a)に示されるように、銅からなる第1配線22が第1絶縁膜上に形成される。次に、第2絶縁膜が堆積された後、図10(b)に示されるように、第2絶縁膜中にピア開口部24が形成される。この後、第3絶縁膜を堆積し、図10(c)に示されるように、第3絶縁膜中に溝状開口部29とポンディ

10

20

ングパッド用開口部30を形成した後、銅で溝状開口部29およびポンディングパッド用開口部30を埋め込み、それによって第2配線231および導電層232を同時に形成する。第2配線231と導電層232は接続されている。

【0098】次に、図10(d)に示すように、ポンディング用金層膜100を形成する。ポンディング用金層膜100は、導電層232を介して不図示の内部回路と導通する。

20

【0099】このように本実施形態では、ポンディング用金層膜100がポンディングパッド状のパターンを有する導電層232の上に設けられれている。従って、ポンディング用金層膜100そのものが「ポンディングパッド」として機能するとも言えるし、また見方を変えれば、導電層232とポンディング用金層膜100とが一体として「ポンディングパッド」として機能すると見える。いずれにしても、ダマシン法によって第2配線31および導電層232を同時に形成しても、ディッシュニングによってポンディングパッドの厚さが著しく低減するという問題が実質的に解消する。

20

【0100】また、ポンディング用金層膜100の材料としては、ポンディング用ワイヤと合金化しやすい材料を用いることができる。本実施形態では、ニッケルからポンディング用金層膜100を形成している。そのため、金ワイヤを用いた従来のワイヤポンディング技術をそのまま適用しても、信頼性の高いポンディングが実現する。

30

【0101】なお、本実施形態では、シングルダマシン法によって第2配線31および導電層232を形成しているが、デュアルダマシン法によってピア配線26、第2配線31および導電層232を同時に形成してもよい。また、シングルダマシン法を用いる場合、本実施形態のように、ピア開口部24の形成後に溝状開口部29を設ける代わりに、溝状開口部29の形成後にピア開口部24を設けてもよい。

30

【0102】(第5実施形態)図11(a)および(b)ならびに図12(a)および(b)を参照しながら、本発明の第5実施形態を説明する。第4の実施形態とは異なる点だけを説明し、共通する要素の説明は省略する。

40

【0103】本実施形態では、図11(a)に示すように、第3絶縁膜28の、ポンディングパッドが設けられるべき領域に開口部30が形成される。この開口部30は、第2配線231のための溝状開口部29の形成とともに同様の方法で形成される。開口部30の形成後、第2配線231のための導電層が第3絶縁膜28の表面を覆うように形成され、その後、前述したようにCMPによって第2配線231が形成されるとともに、開口部30内にも導電層232が埋め込まれる。

50

【0104】図12(a)は、第2配線231および導

(12)

特開平11-162980

21

電層232の平面レイアウトを示している。導電層232は、第2配線231と直接に接続されており、また、複数のスリットを有している。導電層232は、これらの複数のスリットのため、CMPによってもほとんど薄膜化しない。この点で、本実施形態の導電層232は第4の実施形態の導電層232よりも優れている。このように導電層232がディッシュイングの影響を強く受けない理由は、図12(a)に示されるように、導電層232が比較的に狭い表面を持つ領域から構成されているためである。

【0105】第2配線231および導電層232を形成した後、これらを覆うように保護膜210が形成され、図12(i)に示されように、導電層232上にボンディング用金属膜100が形成される。

【0106】図11(i)は、ボンディング用金属膜100が形成された段階での半導体装置の断面を示している。前述の実施形態ボンディング用ワイヤと合金化しやすい材料を用いることができる。本実施形態では、アルミニウムからボンディング用金属膜100を形成している。そのため、金ワイヤを用いた従来のワイヤボンディング技術をそのまま適用して、信頼性の高いボンディングが実現する。

【0107】なお、本実施形態では、導電層232に設けたスリットの形状を細長くしているが、スリットは他の形状でもよい。例えば、図8(a)に示す導電層222に形成したような開口部を導電層232に設けても良い。

【0108】(第6実施形態)図13(a)および(b)ならびに図14(a)および(b)を参照しながら、本発明の第6実施形態を説明する。第5の実施形態とは異なる点だけを説明し、共通する要素の説明は省略する。

【0109】本実施形態では、図13(a)に示すように、第3絶縁膜28の、ボンディングパッドが設けられるべき領域に狭い開口部30が形成される。この開口部30は、第2配線231のための溝状開口部29の形成とともに同様の方法で形成される。開口部30の形成後、第2配線231のための導電層が第3絶縁膜28の表面を覆うように形成され、その後、CMPによって第2配線231が形成されるとともに、開口部30内にも導電層232が埋め込まれる。

【0110】図14(a)は、第2配線231および導電層232の平面レイアウトを示している。導電層232は、第2配線231と直接に接続されており、第2配線231と同様の配線形状を有しているため、CMPによってもほとんど薄膜化しない。

【0111】第2配線231および導電層232を形成した後、これらを覆うように保護膜210が形成され、図14(i)に示されように、導電層232上にボンディング用金属膜100が形成される。

22

【0112】図13(i)は、ボンディング用金属膜100が形成された段階での半導体装置の断面を示している。本実施形態の場合、ボンディング用金属膜100が「ボンディングパッド」として機能し、導電層232はボンディング用金属膜100と内部回路とを電気的に接続する配線として機能すると言える。ボンディング用金属膜100は、CMPによって薄膜化するが、表面保護膜210の厚さは他の層間絶縁膜の厚さよりも大きくなるため、ディッシュイングの問題は生じにくい。なお、導電層232の形状は、図14(a)に示すように直線状に限定されるわけではなく、また、同一の線幅を持つ必要もない。

【0113】本実施形態でも、ボンディング用金属膜100の材料としてボンディング用ワイヤと合金化しやすい材料を用いることができることは言うまでもない。本実施形態でも、ニッケルからボンディング用金属膜100を形成している。そのため、金ワイヤを用いた従来のワイヤボンディング技術をそのまま適用して、信頼性の高いボンディングが実現する。

【0114】

【発明の効果】本発明の半導体装置によれば、ボンディングパッド用開口部の下方に位置する絶縁膜に開口部が形成されているため、ボンディングパッドが第2配線よりも厚くなり、その結果、ボンディングパッドの表面に凹部が形成されても電気特性が劣化しない。そのため、化学的機械研磨やエッチバックによって第2配線と同時にボンディングパッドを形成することが可能になる。

【0115】第1絶縁膜の表面がボンディングパッドの下方に凹部を有し、凹部内に第1配線の材料と同じ材料からなる導電層が形成されていると、ボンディングパッド用開口部の下方に位置する絶縁膜に開口部が形成される際、その導電層がエッチングストップとして機能するとともに、ボンディングパッドと第1絶縁膜との密着性が改善する。

【0116】前記導電層が形成される凹部の底面に複数の突起が形成されている場合、または、凹部が複数の溝から形成されている場合、その導電層を第1配線とともに化学的機械研磨やエッチバックによって形成しても、導電層の薄膜化やディッシュイングの問題が生じないという効果がある。

【0117】本発明の他の半導体装置によれば、第2配線と同レベルに形成される導電層の上にボンディング用金属膜が形成されているため、導電層の表面に凹部が形成されても電気特性が劣化しない。そのため、化学的機械研磨やエッチバックによって第2配線と同時に導電層を形成することが可能になる。また、第2配線の材料とは異なる材料からボンディング用金属膜を形成することができる。ボンディングワイヤと合金化しやすい材料を用いてボンディング用金属膜を形成すれば、ボンディング用金属膜の下の導電層および第2配線の材料とし

(13)

特開平11-162980

23

て、従来のポンディングワイヤと台金化しにくい材料を選択することもできる。

【0118】本発明の半導体装置の製造方法によれば、第3絶縁膜の塗積前に、第3絶縁膜のポンディングパッド用開口部が形成される領域の下方において、第2絶縁膜に開口部を形成する工程を包含するため、第3絶縁膜の溝状開口部内に第2配線を形成し、第3絶縁膜のポンディングパッド用開口部内にポンディングパッドを形成する第2配線形成工程によって得られるポンディングパッドの厚さが第2配線よりも厚くなり、製造工程中にポンディングパッドの表面に凹部が形成されたとしても、その影響が問題にならない半導体装置が提供される。

【0119】本発明の他の半導体装置の製造方法によれば、第2配線形成工程で、第3絶縁膜のポンディング用金属膜のための開口部内を第2配線の材料と同じ材料で埋め込み、それによって前記開口部内に導電層を形成する工程と、その導電層上にポンディング用金属膜を形成する工程を包含するため、導電層の表面に凹部が形成されても電気特性が劣化せず、また、第2配線の材料とは異なる材料からポンディング用金属膜を形成することができる、ポンディングワイヤと合金化しやすい材料を用いてポンディング用金属膜を形成することが可能になる。

【0120】以上のように、本発明によれば、層間絶縁膜の最上層に配線用の溝状開口部に加えてポンディングパッド用開口部を形成することにより、ポンディングパッドを厚くすることができます、ディシューイングの影響を低減することができる。また、ポンディングパッド領域の導電層がディシューイングの影響を受けたとしても、その上にポンディング用金属膜を形成することにより、ディシューイングの影響を補償することができる。このポンディング用金属膜を、アルミやニッケルなどの金と合金化しやすい材料から形成することにより、多層配線や上記導電層を信頼性の高い鋼から形成しても、従来のワイヤーボンディングの技術をそのまま適用することができる。

【図面の簡単な説明】

【図1】(a)から(f)は、ダマシン法を用いて配線およびポンディングパッドを形成する工程を包含する従来の半導体装置の製造方法を示す工程断面図。

【図2】(a)から(f)は、本発明の半導体装置の製造方法の第1実施形態を示す工程断面図。

【図3】(a)から(c)は、第1実施形態の主要段階における各要素の配置関係を示す平面レイアウト図。

【図4】(a)および(b)は、本発明の半導体装置の

24

製造方法の第2実施形態を示す工程断面図。

【図5】(a)から(c)は、第2実施形態の主要段階における各要素の配置関係を示す平面レイアウト図。

【図6】(a)および(b)は、本発明の半導体装置の製造方法の第3実施形態を示す工程断面図。

【図7】(a)から(c)は、第3実施形態の主要段階における各要素の配置関係を示す平面レイアウト図。

【図8】(a)から(c)は、第3実施形態の改良例を示す平面レイアウト図。

10 【図9】(a)から(f)は、本発明の半導体装置の製造方法の第4実施形態を示す工程断面図。

【図10】(a)から(d)は、第4実施形態の主要段階における各要素の配置関係を示す平面レイアウト図。

【図11】(a)および(b)は、本発明の半導体装置の製造方法の第5実施形態を示す工程断面図。

【図12】(a)および(b)は、第5実施形態の主要段階における各要素の配置関係を示す平面レイアウト図。

20 【図13】(a)および(b)は、本発明の半導体装置の製造方法の第6実施形態を示す工程断面図。

【図14】(a)および(b)は、第6実施形態の主要段階における各要素の配置関係を示す平面レイアウト図。

【符号の説明】

21 第1絶縁膜

21a 湾

21a 四部

21c 四部

22 第1配線

30 22 第2絶縁膜

24 ピア開口部

25 第2絶縁膜の開口部

26 ピア配線

28 第3絶縁膜

29 第3絶縁膜の溝状開口部

30 第3絶縁膜のポンディングパッド用開口部

31 第2配線

32 ポンディングパッド

100 ポンディング用金属膜

40 200 ポンディング用ワイヤの先端部

210 表面保護膜

211 表面保護膜の開口部

222 ポンディングパッド下の導電層

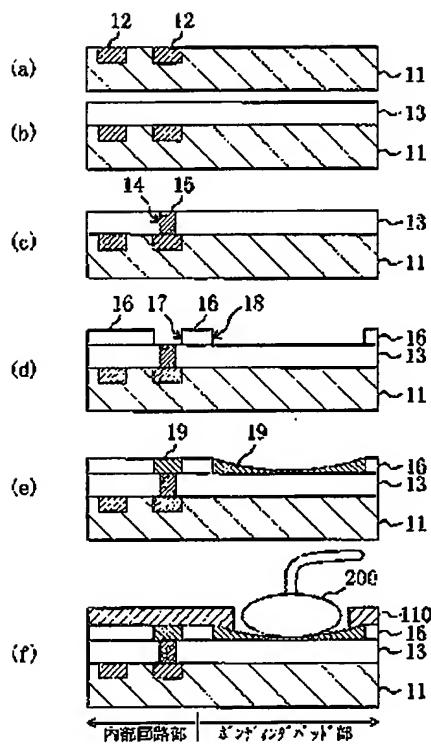
231 第2配線

232 导電層

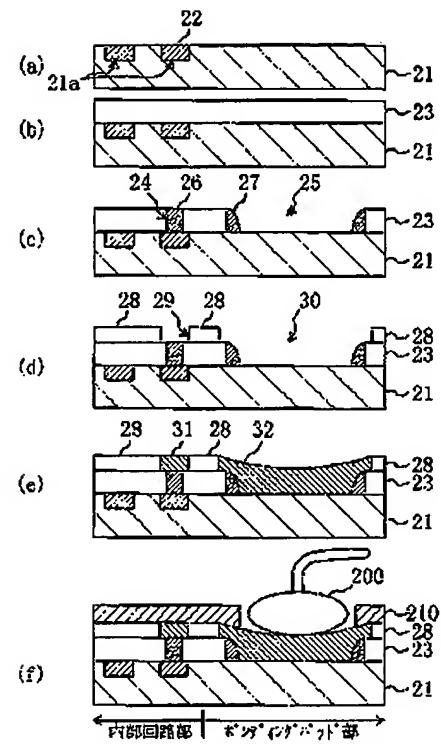
(14)

特開平11-162980

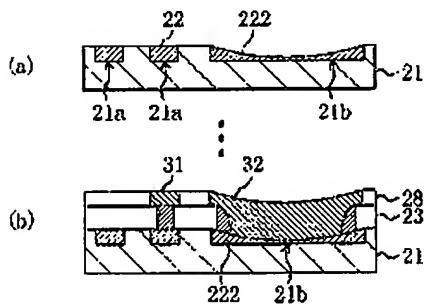
【図1】



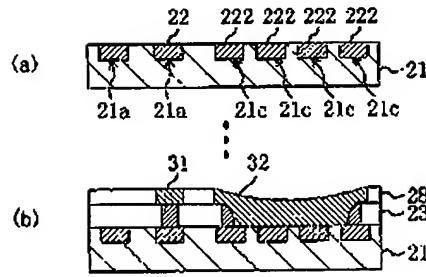
【図2】



【図4】



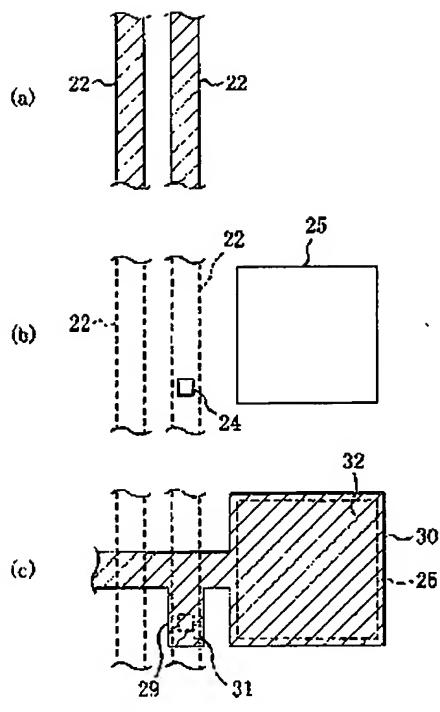
【図6】



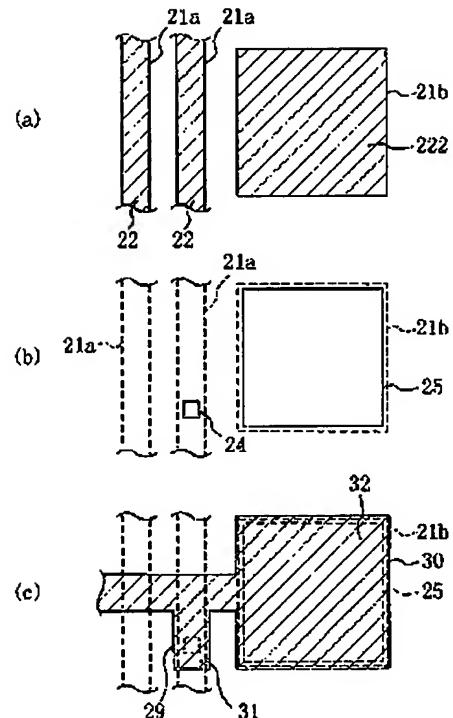
(15)

特開平11-162980

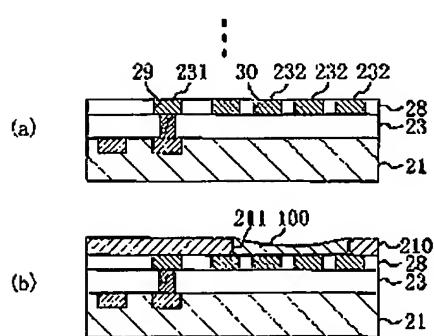
【図3】



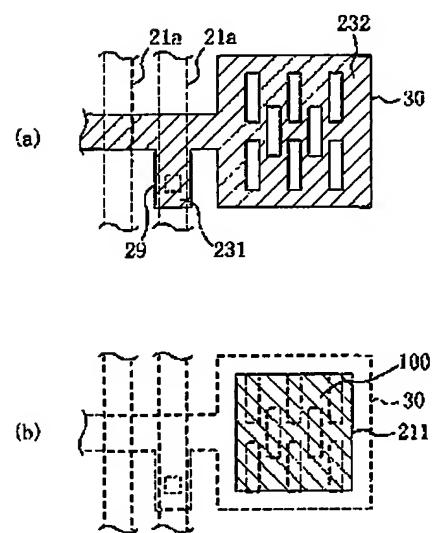
【図5】



【図11】



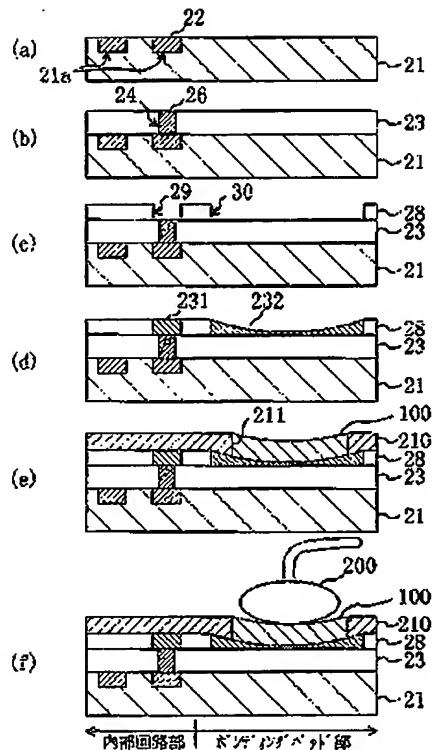
【図12】



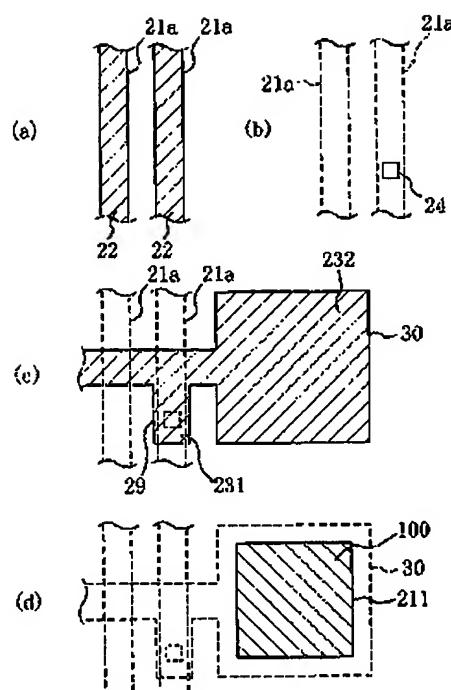
(17)

特開平11-162980

【図9】



【図10】



フロントページの続き

(72)発明者 神田 彰弘
 大阪府高槻市幸町1番1号 松下電子工業
 株式会社内

JP 1999-162980 A5 2004.10.14

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成16年10月14日(2004.10.14)

【公開番号】特開平11-162980

【公開日】平成11年6月18日(1999.6.18)

【出願番号】特願平9-324794

【国際特許分類第7版】

H 01 L 21/3205

H 01 L 21/60

[F I]

H 01 L 21/88 T

H 01 L 21/92 6 0 4 R

H 01 L 21/60 3 0 1 N

【手続補正書】

【提出日】平成15年10月8日(2003.10.8)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【発明の名称】半導体装置およびその製造方法

【特許請求の範囲】

【請求項1】複数の半導体集積回路素子が形成された基板と、

前記半導体集積回路素子を覆うように前記基板上に形成され、表面に溝を有する第1絶縁膜と、

前記第1絶縁膜の前記表面の前記溝内に形成された第1配線と、

前記第1配線を覆うように前記第1絶縁膜上に形成され、ピア開口部を有する第2絶縁膜と、

前記第2絶縁膜の前記ピア開口部内に形成されたピア配線と、

前記第2絶縁膜上に形成され、溝状開口部およびボンディングパッド用開口部を有する第3絶縁膜と、

前記第3絶縁膜の前記溝状開口部内に形成された第2配線と、

前記第3絶縁膜の前記ボンディングパッド用開口部内に形成されたボンディングパッドと

を備えた半導体装置であって、

前記第2絶縁膜は、前記第3絶縁膜の前記ボンディングパッド用開口部の下方に開口部を有し、

前記ボンディングパッドは、前記第2絶縁膜の前記開口部内にも形成されており、前記第2配線よりも厚くなっていることを特徴とする半導体装置。

【請求項2】前記ボンディングパッドおよび前記第2配線は、ダマシン法により形成されたものであることを特徴とする請求項1記載の半導体装置。

【請求項3】前記ボンディングパッドおよび前記第2配線の上面は、研磨加工されていることを特徴とする請求項1記載の半導体装置。

【請求項4】前記ボンディングパッドおよび前記第2配線は、銅から形成されていることを特徴とする請求項2または3記載の半導体装置。

【請求項5】前記ボンディングパッド、前記第2配線および前記ピア配線は、デュアルダマシン法により形成されたものであることを特徴とする請求項1記載の半導体装置。

【請求項6】前記ボンディングパッド、前記第2配線および前記ピア配線は、銅から形成

(2)

JP 1999-162980 A5 2004.10.14

されていることを特徴とする請求項 5 記載の半導体装置。

【請求項 7】前記ビア配線は、選択成長法により形成されたものであることを特徴とする請求項 1 から 6 の何れかに記載の半導体装置。

【請求項 8】前記第 1 絶縁膜の前記表面は、前記ボンディングパッドの下方に凹部を有しております。

前記凹部内には、前記第 1 配線の材料と同じ材料からなる導電層が形成されていることを特徴とする請求項 1 から 7 の何れかに記載の半導体装置。

【請求項 9】前記第 1 絶縁膜の前記凹部のサイズは、前記第 2 絶縁膜の前記ボンディングパッド用開口部のサイズよりも広いことを特徴とする請求項 8 記載の半導体装置。

【請求項 10】前記第 1 絶縁膜の前記凹部の底面には、複数の突起が形成されていることを特徴とする請求項 8 記載の半導体装置。

【請求項 11】前記第 1 絶縁膜の前記凹部は、複数の溝から形成されていることを特徴とする請求項 8 記載の半導体装置。

【請求項 12】複数の半導体集積回路素子が形成された基板と、前記半導体集積回路素子を覆うように前記基板上に形成され、裏面に溝を有する第 1 絶縁膜と、

前記第 1 絶縁膜の前記裏面の前記溝内に形成された第 1 配線と、

前記第 1 配線を覆うように前記第 1 絶縁膜上に形成され、ビア開口部を有する第 2 絶縁膜と、

前記第 2 絶縁膜の前記ビア開口部内に形成されたビア配線と、

前記第 2 絶縁膜上に形成され、溝状開口部を有する第 3 絶縁膜と、

前記第 3 絶縁膜の前記溝状開口部内に形成された第 2 配線と、

を備えた半導体装置であって、

前記第 3 絶縁膜に形成されたボンディング金属用開口部と、

前記ボンディング金属用開口部内に埋め込まれた前記第 2 配線の材料と同じ材料からなる導電層と、

前記導電層上に形成されたボンディング用金属膜とを備えていることを特徴とする半導体装置。

【請求項 13】前記導電層は、前記第 2 配線の一部に電気的に接続されていることを特徴とする請求項 12 記載の半導体装置。

【請求項 14】前記導電層は、複数のスリットを有するプレートを形成していることを特徴とする請求項 13 記載の半導体装置。

【請求項 15】前記導電層は、配線を形成していることを特徴とする請求項 13 記載の半導体装置。

【請求項 16】前記導電層、および前記第 2 配線は、ダマシン法により形成されたものであることを特徴とする請求項 12 記載の半導体装置。

【請求項 17】前記導電層、および前記第 2 配線の上面は、研磨加工されていることを特徴とする請求項 12 記載の半導体装置。

【請求項 18】前記導電層、および前記第 2 配線は、銅から形成されていることを特徴とする請求項 16 または 17 記載の半導体装置。

【請求項 19】前記導電層、前記第 2 配線および前記ビア配線は、デュアルダマシン法により形成されたものであることを特徴とする請求項 12 記載の半導体装置。

【請求項 20】前記導電層、前記第 2 配線および前記ビア配線は、銅から形成されていることを特徴とする請求項 19 記載の半導体装置。

【請求項 21】前記ビア配線は、選択成長法により形成されたものであることを特徴とする請求項 12 記載の半導体装置。

【請求項 22】前記ボンディング用金属膜は、ボンディングワイヤと合金化しうる材料から形成されていることを特徴とする請求項 12 記載の半導体装置。

【請求項 23】前記第 3 絶縁膜上に形成され、前記ボンディング用金属膜が埋め込まれた開口部を有する表面保護膜を更に備えていることを特徴とする請求項 12 記載の半導体装置。

置。

【請求項 2 4】複数の半導体集積回路素子が形成された基板上に第1絶縁膜を堆積する第1絶縁膜形成工程と、

前記第1絶縁膜の表面に溝を形成する工程と、

前記第1絶縁膜の前記表面の前記溝内に第1配線を形成する第1配線形成工程と、

前記第1配線を覆うように前記第1絶縁膜上に第2絶縁膜を堆積する第2絶縁膜形成工程と、

前記第2絶縁膜上に第3絶縁膜を堆積する第3絶縁膜堆積工程と、

前記第3絶縁膜に溝状開口部およびポンディングパッド用開口部を形成する工程と、

前記第3絶縁膜の前記溝状開口部内に第2配線を形成し、前記第3絶縁膜の前記ポンディングパッド用開口部内にポンディングパッドを形成する第2配線形成工程と、

を包含する半導体装置の製造方法であって、

前記第3絶縁膜の堆積前に、前記第3絶縁膜の前記ポンディングパッド用開口部が形成される領域の下方において、前記第2絶縁膜に開口部を形成する工程を包含することを特徴とする半導体装置の製造方法。

【請求項 2 5】前記第2絶縁膜に開口部を形成する工程は、前記第1配線および前記第2配線を相互接続するビア配線のためのビア開口部を前記第2絶縁膜中に形成する工程を含むことを特徴とする請求項 2 4 記載の半導体装置の製造方法。

【請求項 2 6】前記第3絶縁膜に前記溝状開口部および前記ポンディングパッド用開口部を形成した後に、前記第1配線および前記第2配線を相互接続するビア配線のためのビア開口部を前記第2絶縁膜中に形成する工程を含むことを特徴とする請求項 2 4 記載の半導体装置の製造方法。

【請求項 2 7】前記第3絶縁膜の堆積前に、前記ビア配線となる導電性材料で前記ビア開口部内を埋め込む工程を更に包含することを特徴とする請求項 2 5 記載の半導体装置の製造方法。

【請求項 2 8】前記第2配線工程は、

前記第3絶縁膜上に導電性薄膜を堆積する工程と、

前記導電性薄膜を化学的機械研磨法によって研磨し、それによって前記導電性薄膜で前記第3絶縁膜の前記溝状開口部内および前記ポンディングパッド用開口部内を埋め込む工程と、

を包含することを特徴とする請求項 2 4 または 2 5 記載の半導体装置の製造方法。

【請求項 2 9】前記第2配線工程は、

前記第3絶縁膜上に導電性薄膜を堆積する工程と、

前記導電性薄膜を化学的機械研磨法によって研磨し、それによって前記導電性薄膜で前記第3絶縁膜の前記ビア開口部内、前記溝状開口部内および前記ポンディングパッド用開口部内を埋め込む工程を更に包含することを特徴とする請求項 2 5 または 2 6 記載の半導体装置の製造方法。

【請求項 3 0】前記第1絶縁膜の表面に溝を形成する工程は、前記ポンディングパッドの下方において、前記第1絶縁膜の前記表面に凹部を形成する工程を包含し、

前記第1配線形成工程は、前記第1配線の材料と同じ材料からなる導電層を前記凹部内に設ける工程を包含することを特徴とする請求項 2 4 から 2 9 の何れかに記載の半導体装置の製造方法。

【請求項 3 1】前記第1配線形成工程は、

前記第1絶縁膜上に導電性薄膜を堆積する工程と、

前記導電性薄膜を化学的機械研磨法によって研磨し、それによって前記導電性薄膜で前記第1絶縁膜の前記溝内および前記凹部内を埋め込む工程を更に包含することを特徴とする請求項 3 0 記載の半導体装置の製造方法。

【請求項 3 2】前記第1絶縁膜の前記凹部のサイズを、前記第2絶縁膜の前記ポンディングパッド用開口部のサイズよりも広くすることを特徴とする請求項 3 0 または 3 1 記載の半導体装置の製造方法。

【請求項 3 3】前記第 1 絶縁膜の前記凹部の底面に複数の突起を形成することを特徴とする請求項 3 0 または 3 1 記載の半導体装置の製造方法。

【請求項 3 4】前記第 1 絶縁膜の前記凹部と前記溝とを接続し、それによって前記第 1 絶縁膜の前記凹部に埋め込んだ導電層と前記第 1 配線と接続することを特徴とする請求項 3 0 または 3 1 記載の半導体装置の製造方法。

【請求項 3 5】前記第 1 絶縁膜の前記凹部を複数の溝から形成することを特徴とする請求項 3 0 または 3 1 記載の半導体装置の製造方法。

【請求項 3 6】複数の半導体集積回路素子が形成された基板上に第 1 絶縁膜を堆積する第 1 絶縁膜形成工程と、

前記第 1 絶縁膜の表面に溝を形成する工程と、

前記第 1 絶縁膜の前記表面の前記溝内に第 1 配線を形成する第 1 配線形成工程と、

前記第 1 配線を覆うように第 2 絶縁膜を前記基板上に堆積する第 2 絶縁膜形成工程と、

前記第 2 絶縁膜上に第 3 絶縁膜を堆積する第 3 絶縁膜堆積工程と、

前記第 3 絶縁膜に溝状開口部を形成する工程と、

前記第 3 絶縁膜の前記溝状開口部内に第 2 配線を形成する第 2 配線形成工程と、

を包含する半導体装置の製造方法であって、

前記第 3 絶縁膜に溝状開口部を形成する工程は、前記第 3 絶縁膜に ポンディング金属用開口部 を設ける工程を包含し、

前記第 2 配線形成工程は、前記第 3 絶縁膜の ポンディング金属用開口部内 を前記第 2 配線の材料と同じ材料で埋め込み、それによって前記 ポンディング金属用開口部内 に導電層を形成する工程を包含し、

前記導電層上にポンディング用金属膜を形成する工程を更に包含していることを特徴とする半導体装置の製造方法。

【請求項 3 7】前記第 3 絶縁膜に堆積前に、前記第 1 配線および前記第 2 配線を相互接続するビア配線のためのビア開口部を前記第 2 絶縁膜中に形成する工程を含むことを特徴とする請求項 3 6 記載の半導体装置の製造方法。

【請求項 3 8】前記第 3 絶縁膜に前記溝状開口部および前記ポンディング金属用開口部を形成した後に、前記第 1 配線および前記第 2 配線を相互接続するビア配線のためのビア開口部を前記第 2 絶縁膜中に形成する工程を含むことを特徴とする請求項 3 6 記載の半導体装置の製造方法。

【請求項 3 9】前記第 3 絶縁膜の堆積前に、前記ビア配線となる導電性材料で前記ビア開口部内を埋め込む工程を更に包含することを特徴とする請求項 3 7 記載の半導体装置の製造方法。

【請求項 4 0】前記第 2 配線工程は、

前記第 3 絶縁膜上に導電性薄膜を堆積する工程と、

前記導電性薄膜を化学的機械研磨法によって研磨し、それによって前記導電性薄膜で前記第 3 絶縁膜の前記溝状開口部内および前記 ポンディング金属用開口部内 を埋め込む工程と、

を包含することを特徴とする請求項 3 6 または 3 7 記載の半導体装置の製造方法。

【請求項 4 1】前記第 2 配線工程は、

前記第 3 絶縁膜上に導電性薄膜を堆積する工程と、

前記導電性薄膜を化学的機械研磨法によって研磨し、それによって前記導電性薄膜で前記第 3 絶縁膜の前記ビア開口部内、前記溝状開口部内および前記 ポンディング金属用開口部内 を埋め込む工程を更に包含することを特徴とする請求項 3 7 または 3 8 記載の半導体装置の製造方法。

【請求項 4 2】前記第 1 配線形成工程は、

前記第 1 絶縁膜上に導電性薄膜を堆積する工程と、

前記導電性薄膜を化学的機械研磨法によって研磨し、それによって前記導電性薄膜で前記第 1 絶縁膜の前記溝内を埋め込む工程を包含することを特徴とする請求項 3 6 から 4 1 の何れかに記載の半導体装置の製造方法。

【請求項 4 3】前記第 3 絶縁膜の前記ポンディング金属用開口部内に形成された前記導電層は、複数のスリットを有するプレートを形成していることを特徴とする請求項 3 7 から 4 2 の何れかに記載の半導体装置の製造方法。

【請求項 4 4】前記第 3 絶縁膜の前記ポンディング金属用開口部内に形成された前記導電層は、前記第 2 配線に接続された配線を形成していることを特徴とする請求項 3 7 から 4 2 の何れかに記載の半導体装置。

【請求項 4 5】前記ポンディング用金属膜は、ポンディングワイヤと合金化しうる材料から形成されていることを特徴とする請求項 3 7 から 4 4 の何れかに記載の半導体装置。

【請求項 4 6】複数の層間絶縁膜のうちの最上層のポンディングパッド形成領域に開口部を設け、前記開口部内に導電性材料を埋め込むことによってポンディングパッドを形成する工程を含む半導体装置の製造方法であつて、前記最上層の前記開口部の下において、前記最上層の下に位置する層間絶縁膜に他の開口部を形成することを特徴とする半導体装置の製造方法。

【請求項 4 7】前記他の開口部を形成する前に、前記他の開口部の下に導電層を形成しておくことを特徴とする請求項 4 6 に記載の半導体装置の製造方法。

【請求項 4 8】前記他の開口部を形成する前に、前記他の開口部の下に内部回路に接続された導電層を形成しておき、前記導電層の材料とは異なる材料から形成されたポンディング用金属膜を前記導電層上に堆積し、それによって前記ポンディングパッドの形成を完了することを特徴とする請求項 4 7 に記載の半導体装置の製造方法。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、半導体装置及びその製造方法に関し、特に溝配線を有する半導体装置及びその製造方法に関する。

【0 0 0 2】

【従来の技術】

半導体装置における配線としては、従来よりアルミニウム合金が広く使われている。しかし、アルミ配線はエレクトロマイグレーション（EM）耐性が弱く、配線の微細化が進むにつれて、アルミ配線の信頼性は求められる基準を満足しなくなってきた。そこで、最近、EM耐性が比較的に高い銅が配線材料として用いられようとしている。ただし、銅には、そのエッチャリングが難しいという難点がある。このため、銅薄膜から配線パターンを形成する方法として、反応性ドライエッチャリング方式に代えて、絶縁膜の表面に溝を形成してから、その溝に銅を埋め込む方式（以下、「ダマシン法」と称する）が主流になると思われている。

【0 0 0 3】

ダマシン法にはシングルダマシン法とデュアルダマシン法とがある。以下、図 1 (a) ~ (f) を参照しながら、シングルダマシン法を用いた銅配線形成方法の従来例を説明する。

【0 0 0 4】

まず、公知の半導体製造プロセスを経て複数の半導体集積回路素子が形成された半導体基板を用意する。次に、これらの半導体集積回路素子を覆うように半導体基板上に第 1 絶縁膜を堆積した後、酸化シリコン膜の表面に溝を形成する。この溝を銅で埋めこみ、銅配線を形成する。図 1 (a) では、簡単化のため、集積回路素子が形成された半導体基板の記載は省略されており、その上に形成された第 1 絶縁膜 1 1 と、第 1 絶縁膜の表面に形成された溝と、溝を埋め込んだ銅からなる第 1 配線 1 2 とが記載されている。

【0 0 0 5】

次に、図 1 (b) に示すように、第 1 絶縁膜 1 1 上に第 2 絶縁膜 1 3 を堆積した後、図 1 (c) に示すように、第 2 絶縁膜 1 3 中にピア開口部 1 4 を形成し、ピア開口部 1 4 をタンゲステンによって完全に埋め込む。

【0006】

次に、図1 (d) に示すように、第2絶縁膜13上に第3絶縁膜16を堆積した後、第3絶縁膜16中に溝状開口部17およびポンディングパッド用開口部18を形成する。ポンディングパッド用開口部18のサイズは、例えば約100μm×約100μmに設定される。

【0007】

次に、図1 (e) に示すように、第3絶縁膜16中の溝状開口部17およびポンディングパッド用開口部18を埋め込むようにして銅薄膜を堆積した後、化学的機械研磨法(CMP法)またはエッチバック法にて銅薄膜の不要部分を除去し、溝状開口部17およびポンディングパッド用開口部18の内部のみに銅を残す。

【0008】

図1 (f) に示すように、第3絶縁膜16上に表面保護膜110を形成した後、ポンディングパッド19上に開口部を設ける。その後、ワイヤーボンディング工程によって、ポンディングワイヤ200の先端部分をポンディングパッド19上に配置する。

【0009】

このようなダマシン法を用いた溝配線形成によれば、ドライエッチングによる加工が難しい材料(例えば銅)を用いて配線を形成することができる。

【0010】**【発明が解決しようとする課題】**

しかしながら、従来の製造方法によれば、CMP法やエッチバック法によって銅薄膜の不要部分を除去する工程で、ポンディングパッド19が極めて薄くなり、極端な場合、部分的に消失するという現象が見られる。このような現象はディシュイニングと呼ばれ、ポンディングパッド19を介した内部回路とポンディングワイヤ200との電気的接続を不良化するおそれがある。また、銅は金との合金化が困難な材料であるため、ポンディングパッド19が銅から形成される場合、通常のワイヤーボンディング組み立て工程で用いられているポンディング用金ワイヤーを使用できないという問題が生じ、新たなポンディング用ワイヤを開発することが必要になる。

【0011】

本発明は上記課題に鑑みてなされたものであり、その目的とするところは、ダマシン法を用いて溝配線を形成する工程を包含しながら、CMP等によるポンディングパッドのディシュイニング問題を解決できる半導体装置およその製造方法を提供するものである。

【0012】

本発明の他の目的は、ダマシン法を用いて溝配線を形成する工程を包含しながら、従来のワイヤーボンディング技術を適用できる半導体装置およその製造方法を提供するものである。

【0013】**【課題を解決するための手段】**

本発明の半導体装置は、複数の半導体集積回路素子が形成された基板と、前記半導体集積回路素子を覆うように前記基板上に形成され、表面に溝を有する第1絶縁膜と、前記第1絶縁膜の前記表面の前記溝内に形成された第1配線と、前記第1配線を覆うように前記第1絶縁膜上に形成され、ピア開口部を有する第2絶縁膜と、前記第2絶縁膜の前記ピア開口部内に形成されたピア配線と、前記第2絶縁膜上に形成され、溝状開口部およびポンディングパッド用開口部を有する第3絶縁膜と、前記第3絶縁膜の前記溝状開口部内に形成された第2配線と、前記第3絶縁膜の前記ポンディングパッド用開口部内に形成されたポンディングパッドと備えた半導体装置であって、前記第2絶縁膜は、前記第3絶縁膜の前記ポンディングパッド用開口部の下方に開口部を有し、前記ポンディングパッドは、前記第2絶縁膜の前記開口部内にも形成されており、前記第2配線よりも厚くなっている。

【0014】

前記ポンディングパッドおよび前記第2配線は、ダマシン法により形成されたものであることが好ましい。

(7)

JP 1999-162980 A5 2004.10.14

【0015】

前記ポンディングパッドおよび前記第2配線の上面は、研磨加工されていることが好ましい。

【0016】

前記ポンディングパッドおよび前記第2配線は、銅から形成されていていることが好ましい。

【0017】

前記ポンディングパッド、前記第2配線および前記ビア配線は、デュアルダマシン法により形成されたものであってもよい。

【0018】

前記ポンディングパッド、前記第2配線および前記ビア配線は、銅から形成されていることが好ましい。

【0019】

前記ビア配線は、選択成長法により形成されたものであってもよい。

【0020】

前記第1絶縁膜の前記表面は、前記ポンディングパッドの下方に凹部を有しており、前記凹部内には、前記第1配線の材料と同じ材料からなる導電層が形成されていることが好ましい。

【0021】

前記第1絶縁膜の前記凹部のサイズは、前記第2絶縁膜の前記ポンディングパッド用開口部のサイズよりも広くてもよい。

【0022】

前記第1絶縁膜の前記凹部の底面には複数の突起が形成されていてもよい。

【0023】

前記第1絶縁膜の前記凹部は、複数の溝から形成されていてもよい。

【0024】

本発明の他の半導体装置は、複数の半導体集積回路素子が形成された基板と、前記半導体集積回路素子を覆うように前記基板上に形成され、表面に溝を有する第1絶縁膜と、前記第1絶縁膜の前記表面の前記溝内に形成された第1配線と、前記第1配線を覆うように前記第1絶縁膜上に形成され、ビア開口部を有する第2絶縁膜と、前記第2絶縁膜の前記ビア開口部内に形成されたビア配線と、前記第2絶縁膜上に形成され、溝状開口部を有する第3絶縁膜と、前記第3絶縁膜の前記溝状開口部内に形成された第2配線とを備えた半導体装置であって、前記第3絶縁膜に形成されたポンディング金属用開口部と、前記ポンディング金属用開口部内に埋め込まれた前記第2配線の材料と同じ材料からなる導電層と、前記導電層上に形成されたポンディング用金属膜とを備えている。

【0025】

前記導電層は、前記第2配線の一部に電気的に接続されていることが好ましい。

【0026】

前記導電層は、複数のスリットを有するプレートを形成していてもよい。

【0027】

前記導電層は、配線を形成していてもよい。

【0028】

前記導電層、および前記第2配線は、ダマシン法により形成されたものであることが好ましい。

【0029】

前記導電層、および前記第2配線の上面は、研磨加工されていることが好ましい。

【0030】

前記導電層、および前記第2配線は、銅から形成されていることが好ましい。

【0031】

前記導電層、前記第2配線および前記ビア配線は、デュアルダマシン法により形成されて

いもよい。

【0032】

前記ポンディング用金属膜のための開口部内に埋め込まれた材料、前記第2配線および前記ビア配線は、銅から形成されていることが好ましい。

【0033】

前記ビア配線は、選択成長法により形成されたものであってもよい。

【0034】

前記ポンディング用金属膜は、ポンディングワイヤと合金化しうる材料から形成されていることが好ましい。

【0035】

前記第3絶縁膜上に形成され、前記ポンディング用金属膜が埋め込まれた開口部を有する表面保護膜を更に備えていることが好ましい。

【0036】

本発明の半導体装置の製造方法は、複数の半導体集積回路素子が形成された基板上に第1絶縁膜を堆積する第1絶縁膜形成工程と、前記第1絶縁膜の表面に溝を形成する工程と、前記第1絶縁膜の前記表面の前記溝内に第1配線を形成する第1配線形成工程と、前記第1配線を覆うように前記第1絶縁膜上に第2絶縁膜を堆積する第2絶縁膜形成工程と、前記第2絶縁膜上に第3絶縁膜を堆積する第3絶縁膜堆積工程と、前記第3絶縁膜に溝状開口部およびポンディングパッド用開口部を形成する工程と、前記第3絶縁膜の前記溝状開口部内に第2配線を形成し、前記第3絶縁膜の前記ポンディングパッド用開口部内にポンディングパッドを形成する第2配線形成工程とを包含する半導体装置の製造方法であって、前記第3絶縁膜の堆積前に、前記第3絶縁膜の前記ポンディングパッド用開口部が形成される領域の下方において、前記第2絶縁膜に開口部を形成する工程を包含する。

【0037】

前記第2絶縁膜に開口部を形成する工程は、前記第1配線および前記第2配線を相互接続するビア配線のためのビア開口部を前記第2絶縁膜中に形成する工程を含んでいてもよい。

【0038】

前記第3絶縁膜に前記溝状開口部および前記ポンディングパッド用開口部を形成する工程の後に、前記第1配線および前記第2配線を相互接続するビア配線のためのビア開口部を前記第2絶縁膜中に形成する工程を含むようにしてもよい。

【0039】

前記第3絶縁膜の堆積前に、前記ビア配線となる導電性材料で前記ビア開口部内を埋め込む工程を更に包含していてもよい。

【0040】

前記第2配線工程は、前記第3絶縁膜上に導電性薄膜を堆積する工程と、前記導電性薄膜を化学的機械研磨法によって研磨し、それによって前記導電性薄膜で前記第3絶縁膜の前記溝状開口部内および前記ポンディングパッド用開口部内を埋め込む工程とを包含してもよい。

【0041】

前記第2配線工程は、前記第3絶縁膜上に導電性薄膜を堆積する工程と、前記導電性薄膜を化学的機械研磨法によって研磨し、それによって前記導電性薄膜で前記第3絶縁膜の前記ビア開口部内、前記溝状開口部内および前記ポンディングパッド用開口部内を埋め込む工程を更に包含していてもよい。

【0042】

前記第1絶縁膜の表面に溝を形成する工程は、前記ポンディングパッドの下方において、前記第1絶縁膜の前記表面に凹部を形成する工程を包含し、前記第1配線形成工程は、前記第1配線の材料と同じ材料からなる導電層を前記凹部内に設ける工程を包含することが好ましい。

【0043】

(9)

JP 1999-152980 A5 2004.10.14

前記第1配線形成工程は、前記第1絶縁膜上に導電性薄膜を堆積する工程と、前記導電性薄膜を化学的機械研磨法によって研磨し、それによって前記導電性薄膜で前記第1絶縁膜の前記溝内および前記凹部内を埋め込む工程を更に包含することが好ましい。

【0044】

前記第1絶縁膜の前記凹部のサイズを、前記第2絶縁膜の前記ボンディングパッド用開口部のサイズよりも広くしてもよい。

【0045】

前記第1絶縁膜の前記凹部の底面に複数の突起を形成してもよい。

【0046】

前記第1絶縁膜の前記凹部と前記溝とを接続し、それによって前記第1絶縁膜の前記凹部に埋め込んだ導電層と前記第1配線と接続してもよい。

【0047】

前記第1絶縁膜の前記凹部を複数の溝から形成してもよい。

【0048】

本発明の他の半導体装置の製造方法は、複数の半導体集積回路素子が形成された基板上に第1絶縁膜を堆積する第1絶縁膜形成工程と、前記第1絶縁膜の表面に溝を形成する工程と、前記第1絶縁膜の前記表面の前記溝内に第1配線を形成する第1配線形成工程と、前記第1配線を覆うように第2絶縁膜を前記基板上に堆積する第2絶縁膜形成工程と、前記第2絶縁膜上に第3絶縁膜を堆積する第3絶縁膜堆積工程と、前記第3絶縁膜に溝状開口部を形成する工程と、前記第3絶縁膜の前記溝状開口部内に第2配線を形成する第2配線形成工程とを包含する半導体装置の製造方法であって、前記第3絶縁膜に溝状開口部を形成する工程は、前記第3絶縁膜にボンディング金属用開口部を設ける工程を包含し、前記第2配線形成工程は、前記第3絶縁膜のボンディング金属用開口部内を前記第2配線の材料と同じ材料で埋め込み、それによって前記ボンディング金属用開口部内に導電層を形成する工程を包含し、前記導電層上にボンディング用金属膜を形成する工程を更に包含している。

【0049】

前記第3絶縁膜に堆積前に、前記第1配線および前記第2配線を相互接続するビア配線のためのビア開口部を前記第2絶縁膜中に形成する工程を含むようにしてもよい。

【0050】

前記第3絶縁膜に前記溝状開口部および前記ボンディング金属用開口部を形成する工程の後に、前記第1配線および前記第2配線を相互接続するビア配線のためのビア開口部を前記第2絶縁膜中に形成する工程を含むようにしてもよい。

【0051】

前記第3絶縁膜の堆積前に、前記ビア配線となる導電性材料で前記ビア開口部内を埋め込む工程を更に包含していくてもよい。

【0052】

前記第2配線工程は、前記第3絶縁膜上に導電性薄膜を堆積する工程と、前記導電性薄膜を化学的機械研磨法によって研磨し、それによって前記導電性薄膜で前記第3絶縁膜の前記溝状開口部内および前記ボンディング金属用開口部内を埋め込む工程とを包含していくてもよい。

【0053】

前記第2配線工程は、前記第3絶縁膜上に導電性薄膜を堆積する工程と、前記導電性薄膜を化学的機械研磨法によって研磨し、それによって前記導電性薄膜で前記第3絶縁膜の前記ビア開口部内、前記溝状開口部内および前記ボンディング金属用開口部内を埋め込む工程を更に包含していくてもよい。

【0054】

前記第1配線形成工程は、前記第1絶縁膜上に導電性薄膜を堆積する工程と、前記導電性薄膜を化学的機械研磨法によって研磨し、それによって前記導電性薄膜で前記第1絶縁膜の前記溝内を埋め込む工程を包含していくてもよい。

(10)

JP 1999-162980 A5 2004.10.14

【0055】

前記第3絶縁膜の前記ポンディング金属用開口部内に形成された前記導電層は、複数のスリットを有するプレートを形成していてよい。

【0056】

前記第3絶縁膜の前記ポンディング金属用開口部内に形成された前記導電層は、前記第2配線に接続された配線を形成していてよい。

【0057】

前記ポンディング用金属膜は、ポンディングワイヤと合金化しうる材料から形成されていることことが好ましい。

【0058】

本発明の更に他の半導体装置の製造方法は、複数の層間絶縁膜のうちの最上層のポンディングパッド形成領域に開口部を設け、前記開口部内に導電性材料を埋め込むことによってポンディングパッドを形成する工程を含む半導体装置の製造方法であって、前記最上層の前記開口部の下において、前記最上層の下に位置する層間絶縁膜に他の開口部を形成する。

【0059】

前記他の開口部を形成する前に、前記他の開口部の下に導電層を形成しておくことが好ましい。

【0060】

前記他の開口部を形成する前に、前記他の開口部の下に内部回路に接続された導電層を形成しておき、前記導電層の材料とは異なる材料から形成されたポンディング用金属膜を前記導電層上に堆積し、それによって前記ポンディングパッドの形成を完了するようにしてもよい。

【0061】**【発明の実施形態】**

以下、本発明の実施形態を図面に基づいて説明する。

(第1実施形態)

まず、公知の半導体製造プロセスを経て複数の半導体集積回路素子が形成された半導体基板を用意する。次に、これらの半導体集積回路素子を覆うように半導体基板上に第1絶縁膜を堆積した後、酸化シリコン膜の表面に溝を形成する。この溝を銅で埋めこみ、銅配線を形成する。

【0062】

図2(a)は、この段階における半導体基板の、本願発明に関わる部分の断面を示している。図2(a)では、簡単化のため、集積回路素子が形成された半導体基板の記載は省略されており、その上に形成された第1絶縁膜21と、第1絶縁膜21の表面に形成された溝21aと、溝を埋め込んだ銅からなる第1配線22とが記載されている。本願明細書において、第1絶縁膜21は、図示されている層間絶縁膜のうちの最も低いレベルに位置するよう描かれているが、第1絶縁膜21は、半導体基板上に形成された多層の層間絶縁膜のうちの、あるレベルの層間絶縁膜に対応しており、必ずしも最下層の層間絶縁膜に対応しているわけではない。また、本願明細書で第1配線と称する配線の下方に、現実には不図示の他の配線層が存在していることは言うまでもない。

【0063】

第1絶縁膜21は、例えば、プラズマCVD法によって堆積されたSiO₂膜から形成されている。第1絶縁膜21の厚さは、典型的には、約800nmから約2μmの範囲内に設定される。

【0064】

第1絶縁膜21の表面に溝21aを形成する方法は、ドライエッチャングにより実行される。溝21aの深さを均一にするには、第1絶縁膜21を複数層の絶縁膜から構成し、溝21aの底面のレベルにエッチャング停止層として機能する層(例えば、厚さ50nmのSiN層)を挿入しておくことが好ましい。溝21aの深さは、例えば、300~600nmで

(11)

JP 1999-162980 A5 2004.10.14

ある。

[0065]

溝21aが形成された第1絶縁膜21上に、銅薄膜を例えればプランケットCVD法で堆積し、溝21a内を完全に銅で埋め込む。この後、公知の化学機械的研磨法(CMP法)を用いて、銅薄膜の表面を研磨加工し、銅薄膜の不要部分を除去する。こうして、図2(a)に示されるように、溝21a内にのみ銅を残し、それによって、銅からなる第1配線22の形成が完了する。第2配線22のパターンは、溝21aのパターンによって決まる。なお、化学機械的研磨法(CMP法)の代わりにエッチバック法を用いても良い。

[0066]

次に、図2(b)に示すように、第1絶縁膜21上に第2絶縁膜23を堆積する。この第2絶縁膜23も、第1絶縁膜21と同様に、プラズマCVD法によってSiO₂膜を堆積することによって得られる。第2絶縁膜23の典型的な厚さは、例えば約1.0μmである。

[0067]

次に、図2(c)に示すように、第2絶縁膜23中にピア開口部24、およびピア開口部24よりもサイズの大きな開口部25を形成する。開口部25は、後の工程でポンディングパッドが形成される領域に設けられる。これらの開口部24および25は、通常のフォトリソグラフィ技術およびエッチング技術を用いて形成される。本実施形態におけるピア開口部24のサイズは約0.2μm×0.2μmであり、開口部25のサイズは約9.0μm×約9.0μmである。次に、プランケットCVD法を用いて、ピア開口部24およびポンディングパッド用開口部25を埋め込むようにタンクステン膜を第2絶縁膜23上に堆積した後、タンクステン膜を表面からエッチバックする。こうして、図2(c)に示すように、ピア開口部24がタンクステンによって完全に埋め込まれるとともに、ポンディングパッド用開口部25内のタンクステンの大部分は除去される。ポンディングパッド用開口部25の側壁には、タンクステンの一部27が残存する。なお、タンクステン膜の成長は、選択成長法を用いて行っても良い。

[0068]

次に、図2(d)に示すように、第2絶縁膜23上に第3絶縁膜28を堆積した後、第3絶縁膜28中に溝状開口部29およびポンディングパッド用開口部30を形成する。第3絶縁膜28も、他の絶縁膜21および23と同様に、プラズマCVD法によってSiO₂膜を堆積することによって得られる。第3絶縁膜28の典型的な厚さは、例えば約0.5μmである。本実施形態における溝状開口部29の幅は約0.2μmであり、ポンディングパッド用開口部30のサイズは約10.0μm×約10.0μmである。ポンディングパッド用開口部30は、その下の開口部25と完全にオーバーラップするように形成される。

[0069]

次に、例えればプランケットCVD法で銅薄膜を第3絶縁膜28上に堆積し、溝状開口部29およびポンディングパッド用開口部30の内部を完全に銅で埋め込む。この後、公知のCMP法を用いて、銅薄膜の表面を研磨加工し、銅薄膜の不要部分を除去する。こうして、図2(e)に示されるように、溝状開口部29およびポンディングパッド用開口部30内にのみ銅を残し、それによって、銅からなる第2配線31およびポンディングパッド32の形成を完了する。このCMP法による研磨加工で、面積の比較的に広いポンディングパッド用開口部30内に銅の表面は過度に研磨され、ディッシュティング現象が生じる。その結果、図2(e)に示されるように、ポンディングパッド32の表面はくぼみ、そこには凹部が形成される。しかしながら、ポンディングパッド用開口部30の下方において第2絶縁膜23が開口部25を有しているため、その部分に充分な量の銅が埋め込まれており、それによってポンディングパッド32は第2配線31よりも厚くなっている。ポンディングパッド32の厚さは、中央部においても、1.2μm程度があり、開口部25を設けない場合よりも、約1μm程度(第3絶縁膜の厚さ程度)は厚くなっている。

[0070]

次に、図2(f)に示すように、第3絶縁膜28上に表面保護膜を形成した後、ポンディ

(12)

JP 1999-162980 A5 2004.10.14

ングパッド32上に開口部を設ける。その後、ワイヤーボンディング工程によって、ボンディングワイヤ200の先端部分をボンディングパッド32上に配置する。

【0071】

図3(a)から(c)を参照しながら、上記製造方法の途中の工程段階における各要素の平面レイアウトの一例を簡単に説明する。

【0072】

まず、図3(a)に示されるように、銅からなる第1配線22が第1絶縁膜上に形成される。次に、第2絶縁膜が堆積された後、図3(b)に示されるように、第2絶縁膜中にビア開口部24および開口部25が形成される。この後、第3絶縁膜を堆積し、図3(c)に示されるように、第3絶縁膜中に溝状開口部29とボンディングパッド用開口部30とを形成した後、銅で溝状開口部29およびボンディングパッド用開口部30を埋め込み、第2配線31およびボンディングパッド32を同時に形成する。図3(c)からわかるように、ボンディングパッド32は、第2配線31および第1配線22と電気的に接続されており、これらの配線を介して不図示の内部回路と導通する。

【0073】

このように本実施形態によれば、第2絶縁膜23が第3絶縁膜28のボンディングパッド用開口部30の下方に開口部25を有し、それによってボンディングパッド32が第2配線31よりも厚くなっている。このため、ダマシン法によって第2配線31およびボンディングパッド32を同時形成しても、ディッシュティングによってボンディングパッド32の厚さが著しく低減するという問題は生じない。

【0074】

なお、本実施形態では、シングルダマシン法によって第2配線31およびボンディングパッド32を形成しているが、デュアルダマシン法によってビア配線26、第2配線31およびボンディングパッド32を同時に形成してもよい。また、シングルダマシン法を用いる場合、本実施形態のように、ビア開口部24の形成後に溝状開口部29を設ける代わりに、溝状開口部29の形成後にビア開口部24を設けてもよい。

【0075】

(第2実施形態)

図4(a)および(b)ならびに図5(a)から(c)を参照しながら、本発明の第2実施形態を説明する。

【0076】

本実施形態では、図4(a)に示すように、第1絶縁膜21の表面において、ボンディングパッド32が設けられるべき領域に凹部21bが形成される。この凹部21bは、第1配線22のための溝状凹部21aの形成と同時に同様の方法で形成される。凹部21bの形成後、第1配線22のための導電層が第1絶縁膜21の表面を覆うように形成され、その後、前述したようにCMP等によって第2配線22が形成されるとともに、凹部21b内にも導電層222が埋め込まれる。ただし、凹部21b内に埋め込まれた導電層222は、ディッシュティングによって中央部が周辺部よりも薄くなる。

【0077】

図5(a)は、第1配線22および導電層222の平面レイアウトを示している。第1配線22および導電層222を形成した後、これらを覆うように第2絶縁膜23が形成され、図5(b)に示されように、第2絶縁膜23中にビア開口部24および開口部25が形成される。この後、第3絶縁膜を堆積し、図5(c)に示されるように、第3絶縁膜中に溝状開口部29とボンディングパッド用開口部30を形成する。次に、銅で溝状開口部29およびボンディングパッド用開口部30を埋め込み、第2配線31およびボンディングパッド32を同時に形成する。

【0078】

図4(b)は、第2配線31とボンディングパッド32を形成した段階での装置の断面を示している。ボンディングパッド32の下方に凹部21bが形成されており、ボンディングパッド32は凹部21b内の導電層222と接触している。この凹部21bのサイズは

、第2絶縁膜23に設けられたポンディングパッド用開口部25のサイズよりも大きくなるように形成されている。

【0079】

本実施形態では、第2絶縁膜23中にポンディングパッド用開口部25を形成するためのエッティング工程を行う際、第1絶縁膜21の表面に形成された導電層222がエッティングストップとして機能する。このため、ポンディングパッド用開口部25を形成する工程で、第1絶縁膜21の表面が過剰にエッティングされることが防止され、ポンディングパッド用開口部25の深さが再現性良く制御される。また、導電層222の存在によってポンディングパッド32と第1絶縁膜21との間の密着性が向上する利点もある。なお、導電層222が設けられていない場合において、第1絶縁膜21が過剰にエッティングされてしまうと、下層の配線(不図示)とポンディングパッド32とが短絡するおそれがある。

【0080】

なお、第1絶縁膜の表面に設ける凹部21bのサイズを、第2絶縁膜23に設けるポンディングパッド用開口部25のサイズよりも小さくした場合、エッティングストップとして機能する導電層222の面積が相対的に小さくなり、第1絶縁膜21の表面の一部が過剰にエッティングされる可能性がある。しかしながら、ポンディングパッド用開口部25を形成すべき領域内に導電層222を設けていれば、そのサイズがポンディングパッド用開口部25のサイズよりも幾分小さくとも、第1絶縁膜21のエッティング防止機能を充分に果たすことは可能であり、また、ポンディングパッド32と第1絶縁膜21との間の密着性向上という効果も充分に得られる。

【0081】

(第3実施形態)

図6(a)および(b)ならびに図7(a)から(c)を参照しながら、本発明の第3実施形態を説明する。

【0082】

本実施形態では、図6(a)に示すように、第1絶縁膜21の表面において、ポンディングパッド32が設けられるべき領域に、底面に複数の突起が形成された凹部21cが形成される。この凹部21cは、第1配線22のための溝状凹部21aの形成と同時に同様の方法で形成される。凹部21cの形成後、第1配線22のための導電層が第1絶縁膜21の表面を覆うように形成され、その後、前述したようにCMPによって第2配線22が形成されるとともに、凹部21c内にも導電層222が埋め込まれる。凹部21c内に埋め込まれた導電層222は、ディッシュニングによって薄膜化するおそれは小さい。

【0083】

図7(a)は、第1配線22および導電層222の平面レイアウトを示している。導電層222は、底面に複数の突起が形成された凹部21cに埋め込まれており、その結果、複数のスリット開口部を有するプレート形状を示している。第1配線22および導電層222を形成した後、これらを覆うように第2絶縁膜23が形成され、図7(b)に示されよう、第2絶縁膜23中にビア開口部24および開口部25が形成される。この後、第3絶縁膜を堆積し、図7(c)に示されるように、第3絶縁膜中に溝状開口部29とポンディングパッド用開口部30を形成する。次に、銅で溝状開口部29およびポンディングパッド用開口部30を埋め込み、第2配線31およびポンディングパッド32を同時に形成する。

【0084】

図6(b)は、第2配線31とポンディングパッド32を形成した段階での装置の断面を示している。ポンディングパッド32の下方に凹部21cが形成されており、ポンディングパッド32は凹部21c内の導電層222と接触している。

【0085】

本実施形態では、第2絶縁膜23中にポンディングパッド用開口部25を形成するためのエッティング工程を行う際、第1絶縁膜21の表面に形成された導電層222がエッティングストップとして機能する。このため、ポンディングパッド用開口部25を形成する工程

(14)

JP 1999-162980 A5 2004.10.14

で、第1絶縁膜21の表面が過剰にエッティングされることがある程度は防止され、ボンディングパッド用開口部25の深さが再現性良く制御される。また、導電層222の存在によってボンディングパッド32と第1絶縁膜21との間の密着性も向上する。

【0086】

図8 (a) から (c) を参照しながら、導電層222の平面形状の他の様子を説明する。

【0087】

図8 (a) の場合、導電層222はマトリクス状に配置された複数の小さな開口部を有している。図8 (b) の場合、導電層222は第1配線22と直接に接続されたプレート形状を有している。図8 (c) の場合、導電層222は、複数のアイランドに分離されている。

【0088】

これらのいずれの場合も、導電層222は、エッティングストップとして機能するとともに、ホンディングパット32と第1絶縁膜21とのあいだの密着性を向上させる機能を發揮する。また、図8 (b) の場合は、ホンディングパット32と他の配線との接続抵抗を低減する効果も発揮する。

【0089】

(第4実施形態)

図9 (a) から (f) お図10 (a) から (d) を参照しながら、本発明の第4の実施形態を説明する。

【0090】

まず、公知の半導体製造プロセスを経て複数の半導体集積回路素子が形成された半導体基板を用意する。次に、これらの半導体集積回路素子を覆うように半導体基板上に第1絶縁膜を堆積した後、酸化シリコン膜の表面に溝を形成する。この溝を銅で埋めこみ、銅配線を形成する。

【0091】

図9 (a) は、この段階における半導体基板の、本願発明に関わる部分の断面を示している。図9 (a) では、簡単化のため、集積回路素子が形成された半導体基板の記載は省略されており、その上に形成された第1絶縁膜21と、第1絶縁膜の表面に形成された溝21aと、溝を埋め込んだ銅からなる第1配線22とが記載されている。本願明細書において、第1絶縁膜21は、図示されている層間絶縁膜のうちの最も低いレベルに位置するよう描かれているが、第1絶縁膜21は、半導体基板上に形成された多層の層間絶縁膜のうちの、あるレベルの層間絶縁膜に対応しており、必ずしも最下層の層間絶縁膜に対応しているわけではない。

【0092】

第1絶縁膜21は、例えば、プラズマCVD法によって堆積されたSiO₂膜から形成されている。第1絶縁膜21の厚さは、典型的には、約800nmから約2μmの範囲内に設定される。

【0093】

第1絶縁膜21の表面に溝21aを形成する方法は、ドライエッティングにより実行される。溝21aの深さを均一にするには、第1絶縁膜21を複数層の絶縁膜から構成し、溝21aの底面のレベルにエッティング停止層として機能する層(例えば、厚さ50nmのSiN層)を挿入しておくことが好ましい。

【0094】

溝21aが形成された第1絶縁膜21上に、銅薄膜を例えばプランケットCVD法で堆積し、溝21a内を完全に銅で埋め込む。この後、公知のCMP法を用いて、銅薄膜の表面を研磨加工し、銅薄膜の不要部分を除去する。こうして、図9 (a) に示されるように、溝21a内にのみ銅を残し、それによって、銅からなる第1配線22の形成が完了する。

第2配線22のパターンは、溝21aのパターンによって決まる。

【0095】

(15)

JP 1999-162980 A5 2004.10.14

次に、図9 (b) に示すように、第1絶縁膜21上に第2絶縁膜23を堆積した後、第2絶縁膜23中にピア開口部24を形成する。第2絶縁膜23も、第1絶縁膜21と同様に、プラズマCVD法によってSiO₂膜を堆積することによって得られる。第2絶縁膜23の典型的な厚さは、約1.0 μmである。ピア開口部24は、通常のフォトリソグラフィ技術およびエッティング技術を用いて形成される。本実施形態におけるピア開口部24のサイズは約0.2 μm×0.2 μmである。次に、プランケットCVD法を用いて、ピア開口部24を埋め込むようにタングステン膜を第2絶縁膜23上に堆積した後、タングステン膜を表面からエッチバックする。こうして、ピア開口部24がタングステンによって完全に埋め込まれる。タングステン膜の成長は選択成長法によって行っても良い。

【0096】

図9 (c) に示すように、第2絶縁膜23上に第3絶縁膜28を堆積した後、第3絶縁膜28中に溝状開口部29およびポンディング金属用開口部30を形成する。第3絶縁膜28も、他の絶縁膜21および23と同様に、プラズマCVD法によってSiO₂膜を堆積することによって得られる。第3絶縁膜28の典型的な厚さは、約0.5 μmである。本実施形態における溝状開口部29の幅は約0.2 μmであり、ポンディング金属用開口部30のサイズは約100 μm×約100 μmである。

【0097】

次に、第3絶縁膜28上に、銅薄膜を例えばプランケットCVD法で堆積し、溝状開口部29およびポンディング金属用開口部30の内部を完全に銅で埋め込む。この後、公知のCMP法を用いて、銅薄膜の表面を研磨加工し、銅薄膜の不要部分を除去する。こうして、図9 (d) に示されるように、溝状開口部29およびポンディング金属用開口部30内にのみ銅を残し、第2配線231および導電層232を形成する。このCMP法による研磨加工で、面積の比較的に広いポンディング金属用開口部30内に設けられた導電層232の表面は過度に研磨され、ディッシュティング現象が生じる。

【0098】

次に、図9 (e) に示されるように、開口部211を有する表面保護膜210を形成し、その開口部211内にポンディング用金属膜100を設ける。ポンディング用金属膜100は、第3絶縁膜28内に埋め込まれた導電層232に接触している。このポンディング用金属膜100の形成も、金属薄膜の堆積工程およびCMP工程によって実行できる。ポンディング用金属膜100にもディッシュティング現象は生じるが、表面保護膜210を厚く形成することによって、ポンディング用金属膜100のディッシュティング問題は実質的に解消できる。なお、ピアを形成する必要のある層間絶縁膜については、その厚さを表面保護膜のように厚くすることはできないので、層間絶縁膜の厚さを単純に増加させることによってディッシュティング問題を解決する方法は採用できない。

【0099】

次に、図9 (f) に示されるように、その後、ワイヤーボンディング工程によって、ポンディングワイヤ200の先端部分をポンディング用金属膜100上に配置する。

【0100】

図10 (a) から (c) を参照しながら、上記製造方法の途中の工程段階における各要素の平面レイアウトの一例を簡単に説明する。

【0101】

まず、図10 (a) に示されるように、銅からなる第1配線22が第1絶縁膜上に形成される。次に、第2絶縁膜が堆積された後、図10 (b) に示されるように、第2絶縁膜中にピア開口部24が形成される。この後、第3絶縁膜を堆積し、図10 (c) に示されるように、第3絶縁膜中に溝状開口部29とポンディングパッド用開口部30を形成した後、銅で溝状開口部29およびポンディングパッド用開口部30を埋め込み、それによって第2配線231および導電層232を同時に形成する。第2配線231と導電層232は接続されている。

【0102】

次に、図10 (d) に示すように、ポンディング用金属膜100を形成する。ポンディン

(15)

JP 1999-162986 A5 2004.10.14

グ用金属膜100は、導電層232を介して不図示の内部回路と導通する。

[0103]

このように本実施形態ではば、ポンディング用金属膜100がポンディングパッド状のパターンを有する導電層232の上に設けられられている。従って、ポンディング用金属100そのものが「ポンディングパッド」として機能するとも言えるし、また見方を変えれば、導電層232とポンディング用金属膜100とが一体として「ポンディングパッド」として機能すると言える。いずれにしても、ダマシン法によって第2配線31および導電層232を同時に形成しても、ディッショニングによってポンディングパッドの厚さが著しく低減するという問題が実質的に解消する。

[0104]

また、ポンディング用金属膜100の材料としては、ポンディング用ワイヤと合金化しやすい材料を用いることができる。本実施形態では、ニッケルからポンディング用金属膜100を形成している。そのため、金ワイヤを用いた従来のワイヤポンディング技術をそのまま適用しても、信頼性の高いポンディングが実現する。

[0105]

なお、本実施形態では、シングルダマシン法によって第2配線31および導電層232を形成しているが、デュアルダマシン法によってピア配線26、第2配線31および導電層232を同時に形成してもよい。また、シングルダマシン法を用いる場合、本実施形態のように、ピア開口部24の形成後に溝状開口部29を設ける代わりに、溝状開口部29の形成後にピア開口部24を設けてもよい。

[0106]

(第5実施形態)

図11(a)および(b)ならびに図12(a)および(b)を参照しながら、本発明の第5実施形態を説明する。第4の実施形態とは異なる点だけを説明し、共通する要素の説明は省略する。

[0107]

本実施形態では、図11(a)に示すように、第3絶縁膜28の、ポンディングパッドが設けられるべき領域に開口部30が形成される。この開口部30は、第2配線231のための溝状開口部29の形成と同時に同様の方法で形成される。開口部30の形成後、第2配線231のための導電層が第3絶縁膜28の表面を覆うように形成され、その後、前述したようにCMPによって第2配線231が形成されるとともに、開口部30内にも導電層232が埋め込まれる。

[0108]

図12(a)は、第2配線231および導電層232の平面レイアウトを示している。導電層232は、第2配線231と直接に接続されており、また、複数のスリットを有している。導電層232は、これらの複数のスリットのため、CMPによってもほとんど薄膜化しない。この点で、本実施形態の導電層232は第4の実施形態の導電層232よりも優れている。このように導電層232がディッショニングの影響を強く受けない理由は、図12(a)に示されるように、導電層232が比較的狭い表面を持つ領域から構成されているためである。

[0109]

第2配線231および導電層232を形成した後、これらを覆うように保護膜210が形成され、図12(b)に示されるように、導電層232上にポンディング用金属膜100が形成される。

[0110]

図11(b)は、ポンディング用金属膜100が形成された段階での半導体装置の断面を示している。前述の実施形態ポンディング用ワイヤと合金化しやすい材料を用いることができる。本実施形態では、アルミニウムからポンディング用金属膜100を形成している。そのため、金ワイヤを用いた従来のワイヤポンディング技術をそのまま適用して、信頼性の高いポンディングが実現する。

(17)

JP 1999-162980 A5 2004.10.14

【0111】

なお、本実施形態では、導電層 232 に設けたスリットの形状を細長くしているが、スリットは他の形状でもよい。例えば、図 8 (a) に示す導電層 222 に形成したような開口部を導電層 232 に設けても良い。

【0112】**(第6実施形態)**

図 13 (a) および (b) ならびに図 14 (a) および (b) を参照しながら、本発明の第6実施形態を説明する。第5の実施形態とは異なる点だけを説明し、共通する要素の説明は省略する。

【0113】

本実施形態では、図 13 (a) に示すように、第3絶縁膜 28 の、ポンディングパッドが設けられるべき領域に狭い開口部 30 が形成される。この開口部 30 は、第2配線 231 のための溝状開口部 29 の形成と同時に同様の方法で形成される。開口部 30 の形成後、第2配線 231 のための導電層が第3絶縁膜 28 の表面を覆うように形成され、その後、CMP によって第2配線 231 が形成されるとともに、開口部 30 内にも導電層 232 が埋め込まれる。

【0114】

図 14 (a) は、第2配線 231 および導電層 232 の平面レイアウトを示している。導電層 232 は、第2配線 231 と直接に接続されており、第2配線 231 と同様の配線形状を有しているため、CMP によってもほとんど薄膜化しない。

【0115】

第2配線 231 および導電層 232 を形成した後、これらを覆うように保護膜 210 が形成され、図 14 (b) に示されように、導電層 232 上にポンディング用金属膜 100 が形成される。

【0116】

図 13 (b) は、ポンディング用金属膜 100 が形成された段階での半導体装置の断面を示している。本実施形態の場合、ポンディング用金属膜 100 が「ポンディングパッド」として機能し、導電層 232 はポンディング用金属膜 100 と内部回路とを電気的に接続する配線として機能すると見える。ポンディング用金属膜 100 は、CMP によって薄膜化するが、表面保護膜 210 の厚さは他の層間絶縁膜の厚さよりも大きくできるため、デイシュイニングの問題は生じにくい。なお、導電層 232 の形状は、図 14 (a) に示すように直線状に限定されるわけではなく、また、同一の線幅を持つ必要もない。

【0117】

本実施形態でも、ポンディング用金属膜 100 の材料としてポンディング用ワイヤと合金化しやすい材料を用いることができるることは言うまでもない。本実施形態でも、ニッケルからポンディング用金属膜 100 を形成している。そのため、金ワイヤを用いた従来のワイヤポンディング技術をそのまま適用して、信頼性の高いポンディングが実現する。

【0118】**【発明の効果】**

本発明の半導体装置によれば、ポンディングパッド用開口部の下方に位置する絶縁膜に開口部が形成されているため、ポンディングパッドが第2配線よりも厚くなり、その結果、ポンディングパッドの表面に凹部が形成されても電気特性が劣化しない。そのため、化学的機械研磨やエッチングによって第2配線と同時にポンディングパッドを形成することが可能になる。

【0119】

第1絶縁膜の表面がポンディングパッドの下方に凹部を有し、凹部内に第1配線の材料と同じ材料からなる導電層が形成されていると、ポンディングパッド用開口部の下方に位置する絶縁膜に開口部が形成される際、その導電層がエッチングストップとして機能するとともに、ポンディングパッドと第1絶縁膜との間の密着性が改善する。

【0120】

(18)

JP 1999-162980 A5 2004.10.14

前記導電層が形成される凹部の底面に複数の突起が形成されている場合、または、凹部が複数の溝から形成されている場合、その導電層を第1配線とともに化学的機械研磨やエッチバックによって形成しても、導電層の薄膜化やディッシュイングの問題が生じないという効果がある。

【0121】

本発明の他の半導体装置によれば、第2配線と同レベルに形成される導電層の上にボンディング用金属膜が形成されているため、導電層の表面に凹部が形成されても電気特性が劣化しない。そのため、化学的機械研磨やエッチバックによって第2配線と同時に導電層を形成することが可能になる。また、第2配線の材料とは異なる材料からボンディング用金属膜を形成することができるので、ボンディングワイヤと合金化しやすい材料を用いてボンディング用金属膜を形成すれば、ボンディング用金属膜の下の導電層および第2配線の材料として、従来のボンディングワイヤと合金化しにくい材料を選択することもできる。

【0122】

本発明の半導体装置の製造方法によれば、第3絶縁膜の堆積前に、第3絶縁膜のボンディングパッド用開口部が形成される領域の下方において、第2絶縁膜に開口部を形成する工程を包含するため、第3絶縁膜の溝状開口部内に第2配線を形成し、第3絶縁膜のボンディングパッド用開口部内にボンディングパッドを形成する第2配線形成工程によって得られるボンディングパッドの厚さが第2配線よりも厚くなり、製造工程中にボンディングパッドの表面に凹部が形成されたとしても、その影響が問題にならない半導体装置が提供される。

【0123】

本発明の他の半導体装置の製造方法によれば、第2配線形成工程で、第3絶縁膜のボンディング用金属膜のための開口部内を第2配線の材料と同じ材料で埋め込み、それによって前記開口部内に導電層を形成する工程と、その導電層上にボンディング用金属膜を形成する工程を包含するため、導電層の表面に凹部が形成されても電気特性が劣化せず、また、第2配線の材料とは異なる材料からボンディング用金属膜を形成することができるので、ボンディングワイヤと合金化しやすい材料を用いてボンディング用金属膜を形成することが可能になる。

【0124】

以上のように、本発明によれば、層間絶縁膜の最上層に配線用の溝状開口部に加えてボンディングパッド用開口部を形成することにより、ボンディングパッドを厚くすることができ、ディッシュイングの影響を低減することができる。また、ボンディングパッド領域の導電層がディッシュイングの影響を受けたとしても、その上にボンディング用金属膜を形成することにより、ディッシュイングの影響を補償することができる。このボンディング用金属膜を、アルミやニッケルなどの金と合金化しやすい材料から形成することにより、多層配線や上記導電層を信頼性の高い銅から形成しても、従来のワイヤーボンディングの技術をそのまま適用することができる。

【図面の簡単な説明】

【図1】(a)から(f)は、ダマシン法を用いて配線およびボンディングパッドを形成する工程を包含する従来の半導体装置の製造方法を示す工程断面図。

【図2】(a)から(f)は、本発明の半導体装置の製造方法の第1実施形態を示す工程断面図。

【図3】(a)から(c)は、第1実施形態の主要段階における各要素の配置関係を示す平面レイアウト図。

【図4】(a)および(b)は、本発明の半導体装置の製造方法の第2実施形態を示す工程断面図。

【図5】(a)から(c)は、第2実施形態の主要段階における各要素の配置関係を示す平面レイアウト図。

【図6】(a)および(b)は、本発明の半導体装置の製造方法の第3実施形態を示す工程断面図。

(19)

JP 1999-162980 A5 2004.10.14

【図7】 (a) から (c) は、第3実施形態の主要段階における各要素の配置関係を示す平面レイアウト図。

【図8】 (a) から (c) は、第3実施形態の改良例を示す平面レイアウト図。

【図9】 (a) から (f) は、本発明の半導体装置の製造方法の第4実施形態を示す工程断面図。

【図10】 (a) から (d) は、第4実施形態の主要段階における各要素の配置関係を示す平面レイアウト図。

【図11】 (a) および (b) は、本発明の半導体装置の製造方法の第5実施形態を示す工程断面図。

【図12】 (a) および (b) は、第5実施形態の主要段階における各要素の配置関係を示す平面レイアウト図。

【図13】 (a) および (b) は、本発明の半導体装置の製造方法の第6実施形態を示す工程断面図。

【図14】 (a) および (b) は、第6実施形態の主要段階における各要素の配置関係を示す平面レイアウト図。

【符号の説明】

2 1	第1絶縁膜
2 1 a	溝
2 1 a	凹部
2 1 c	凹部
2 2	第1配線
2 3	第2絶縁膜
2 4	ピア開口部
2 5	第2絶縁膜の開口部
2 6	ピア配線
2 8	第3絶縁膜
2 9	第3絶縁膜の溝状開口部
3 0	第3絶縁膜のポンディングパッド用開口部
3 1	第2配線
3 2	ポンディングパッド
1 0 0	ポンディング用金属膜
2 0 0	ポンディング用ワイヤの先端部
2 1 0	表面保護膜
2 1 1	表面保護膜の開口部
2 2 2	ポンディングパッド下の導電層
2 3 1	第2配線
2 3 2	導電層